

最具性價比的記憶體診斷 工具:**EZ-Debug**

芯測科技股份有限公司 前瞻技術暨雲端服務部 經理 張耀宗

在日益蓬勃發展的IC產業中,確保IC是否符合設計規格和功能已是開發與製造過程中不可 或缺的重要環節。在這關鍵的任務下,IC產業廣泛運用自動測試裝置(Automatic Test Equipment, ATE)來執行測試工作。然而,過去,在處理小批量或是非量產的晶片測試 時,常常僅能藉由使用ATE機台進行,但這卻往往伴隨需要額外的成本投入以及漫長的測 試時間。

而芯測科技近期研發一款基於PC平台的JTAG轉USB的診斷工具 – EZ-Debug,可以針對非 量產晶片以及開發中的晶片進行快速且高效率的進行測試,不僅可以省下ATE測試的成 本,同時還可以即時的知曉診斷結果。

一、EZ-Debug架構

EZ-Debug可以快速且方便進行診斷·EZ-Debug主要是透過轉接板進行PC與 FPGA/EVB board之間的溝通。轉接板與整體工具的規格示意圖如下圖所示。PC與轉 接板是用USB做連接,轉接板配合工具會將訊號轉換成JTAG,再送給FPGA/EVB board進行診斷。



Architecture Diagram

下圖為實際使用示意圖,紅色框起來的是轉接板,轉接板右側是FPGA,左側是PC 端,此FPGA是用於模擬非量產chip或是開發中的chip。



二、 EZ-Debug實際使用

在PC端安裝完EZ-Debug以及轉接版的驅動程式後,即可開始使用診斷工具。EZ-

Debug提供兩種測試模式:(1)auto test、(2)manual test。

```
Test mode Selection
(1)auto test
(2)manual test
Select an option:
```



1. EZ-Debug測試模式 - auto test

Select an option: 1 set Jtag frequency(MHz): 10 set the file of test bench(.v): test.v set the file of integ spec(.integ or .f): test.f

使用時需設定JTAG的頻率、START™ v3產生的test bench file以及START™ v3產 生的integ spec file · 設定完成後EZ-Debug即會自動進行BIST的測試 · Jtag frequency : JTAG在FPGA/EVB的使用頻率。

file of test bench: START在BII時產生可提供模擬需要的檔案(ex: integ_tb.v) file of integ spec: START在BFL時產生BII整合需要的檔案(ex: [ctr_name]_spec.integ)

進行auto test時, EZ-Debug會對design裡的每一個controller進行BIST的測試,並 將測試結果顯示在螢幕上,若所insert的BIST電路有支援LATCH_GO功能, EZ-Debug同樣也會一併顯示LATCH_GO的結果。

當測試結果是PASS時,則會顯示Test Pass!並且LATCH_GO的結果為`1'。

[Test Pass]



而測試結果為FAIL時,則會顯示Test Fail!並且LATCH_GO的結果為'0'。若insert 的BIST電路有支援Diagnosis功能時,EZ-Debug會進行Diagnosis的測試,並且將 Diagnosis測試完成的資訊顯示在螢幕上。

[Test Fail]



-- Start to Diagnosis Nemory of top_default_1 --------- Memory of top_default_1 SEQ 1 GRP 1 MEB 1 Fail! ---------Diagnosis Information-----llgorithm : Sequencer ID : Froup ID : ement : peration : aulty Address : aulty Bits : --- Memory of top_default_1 SEQ 1 GRP 1 MEB 1 Fail! ---Diagnosis Information----llgorithm : Sequencer ID : Froup ID : Floup ID . Slement : Operation : Paulty Address : Paulty Bits : 001 1000 ----- Memory of top_default_1 SEQ 1 GRP 1 MEB 1 Fail! -----Diagnosis Information----lgorithm : equencer ID : oup ID : lement : peration : aulty Address aulty Bits :

2. EZ-Debug測試模式 - manual test

首先可以要參閱做完整合的INTEG testbench 中bist_testing這個task,在這個 task中我們可以找到下圖的CMD_DATA資訊,依照下圖資訊即可填寫設定input binary value去使用JTAG的TDI做send_command,即可開始測試。

top_default_CMD_I	ATA = {top_default_DIAG, top_default_ALG,	
	<pre>top_default_SEQ_ID, top_default_GRP_</pre>	ID,
	<pre>top_default_MEB_ID, top_default_MEN}</pre>	;

[ctr_name]_DIAG:是否要執行Diagnosis,當設定為時1為啟動。

[ctr_name]_ALG: 當BFL選項中有開啟algorithm_selection時,在testbench中就

產生Controller_name_ALG的指令可以來控制想要測試的algorithm。



[ctr_name]_SEQ_ID、Controller_name_GRP_ID、Controller_name_MEB_ID: 都是用來指定目前要做測試的memory的ID。

[ctr_name]_MEN: Controller BIST enable的指令,當設定為時1為啟動。

JTAG的TDO會產出capture_commad,而capture_commad可參考下圖INTEG testbench中的test_result的訊號排列,即可解讀capture_commad的內容。

{top_default_MGO, top_default_MRD, top_default_SRD, top_default_LATCH_GO} = top_default_test_result;

訊號解釋:

[ctr_name]_MGO: 為BIST測試結果,當BIST測試fail時,為0。

[ctr_name]_MRD: 為BIST測試完成時, 會為1。

[ctr_name]_SRD: 當Diagnosis Data已準備好時,會為1,即可進行capture

Diagnosis Data •

[ctr_name]_LATCH_GO:此訊號的width是依照START所產出的meminfo檔中的 memory數量而定,當LATCH_GO的每個訊號從1變到0時,代表此顆memory測試 fail。

使用時輸入controller的個數、測試的command, capture result的長度,以及 MGO/MGD的bit number, EZ-Debug即會進行測試,並將測試結果的row-data顯 示在螢幕上。



[輸入測試command]

```
Select test:
(1)bist test
(2)diagnosis test
Select an option: 1
set the number of controller: 4
set the cmd data(MSB->LSB): 001101001100100110011001
set the size of capture data: 18
```

[輸入MGO/MRD bit number]

```
controller #1
set the bit number of MGO in test result: 17
set the bit number of MRD in test result: 16
controller #2
set the bit number of MGO in test result: 13
set the bit number of MRD in test result: 12
controller #3
set the bit number of MGO in test result: 8
set the bit number of MRD in test result: 7
controller #4
set the bit number of MGO in test result: 4
set the bit number of MRD in test result: 3
```

iST∕RT

[測試結果]

Test 0 1 (result() 0 0 1	(MSB 0 0	->LSE 0 0	3) 1 0	0	0	1	0 0 0	
Test	result	of	Cont r	olle	er	1		Fail!	
Test	result	of	Cont r	olle	er	2		Fail!	
Test	result	of	Cont r	olle	er	3		Fail!	
Test	result	of	Cont r	olle	er	4	•	Fail!	