

iSTART iReport

新聞 News

芯測科技通過 ISO 26262 TCL1 認證	P1
適合 Chiplet 的記憶體測試與修復 IP	P3

芯測小學堂 iSTART Class

第 1 集: BIST & BISR 對 SoC 的影響	P4
第 2 集: 芯測科技獲得 ISO 9001:2015 認證	P4
第 3 集: 漫談靜態失效 & 動態失效	P4
第 4 集: 高性價比的記憶體診斷工具: EZ-Debug	P4
第 5 集: iSTART-TEK Tech Support Services	P4
第 6 集: 芯測科技的 EDA 工具 START & EZ-BIST	P4
第 7 集: ITE & Rafael Micro 客戶專訪	P4
第 8 集: Specific Functions for Auto and HPC	P4
第 9 集: EZ-Safety & EZ-TEC (預告篇)	P4
第 10 集: EZ-Debug & Diagnosis 使用時機	P4
第 11 集: 雲端 EDA 工具服務平台	P4

第 12 集: 為不同 Fault 設計的演算法介紹-上集	P4
第 13 集: 為不同 Fault 設計的演算法介紹-下集	P4
第 14 集: EZ-Safety & EZ-TEC (詳解篇)	P4
第 15 集: EZ-eFlash 專用的 BIST IP	P4
第 16 集: 高溫下記憶體錯誤演算法的設計	P4
第 17 集: 符合 CIM 應用的記憶體測試演算法	P4
第 18 集: iSTART-TEK ASIC Design Services	P4
第 19 集: 符合車用電子規範的定制化 IP	P4
第 20 集: 符合車用電子規範的 EDA 工具-上集	P4
第 21 集: 符合車用電子規範的 EDA 工具-下集	P4
第 22 集: 鼓勵大家使用正版 EDA 工具	P4
第 23 集: EZ-TEC 讓 MBIST 變簡單	P4

活動 Events

Webinar 線上研討會	P5
---------------------	----

芯測科技通過 ISO 26262 TCL1 一級工具信賴水準認證

芯測科技在國際公認的 DEKRA 德凱評估審核下，通過 ISO 26262 TCL1 一級工具信賴水準認證，成為符合 ISO 26262 TCL1 (Tool Confidence Level) 國際標準認證的 EDA 工具供應商。ISO 26262 是確保汽車系統安全運行的國際標準。通過 ISO 26262 TCL1 一級工具信賴水準認證，代表芯測科技的 EDA 工具獲得國際最高等級認可，具備最高的工具信賴水準。

芯測科技的 Repair、POT (Power_On Test)、UDA (User Defined Algorithm) 及 ECC (Error-Correcting-Code) 等產品功能，協助客戶實現汽車安全完整性等級認證，使客戶產品完全符合 ISO 26262 ASIL D (Automotive Safety Integrity Level) 等級的嚴格要求。通過 ISO 26262 TCL1 認證，證明了芯測科技的 EDA 工具在汽車功能安全領域的專業能力。



ISO 26262 TCL1 一級工具信賴水準證書



查看原文

適合 Chiplet 的記憶體測試與修復 IP

隨著半導體製程的演進，晶片設計難度更高、流程更加複雜，設計成本也相應提高。在此趨勢下，能夠簡化晶片設計與製造流程且有效提升晶片性能，並延續摩爾定律的小晶片(Chiplet)技術，被業界寄予厚望。

從系統設計的角度看，各種硬體功能可以分割成小晶片，各種 Chiplet 可透過不同的 IC 技術節點製造，甚至使用非矽材料來滿足低成本與高效能的需求。根據 Omdia 的預測資料顯示，2024 年全球 Chiplet 市場規模將達到 58 億美元，2035 年將超過 570 億美元，顯然具有相當的成長潛力。

Chiplet 需要將原本整合在 SoC 中的功能進行拆分，而如何設計多顆 Chiplet 間的互連架構，以及晶片堆疊後棘手的散熱問題，還有晶片測試、軟體配合、責任劃分等多方面的挑戰，都是進行 Chiplet 時會面臨的困境，而這些新挑戰都需要對應的設計流程、方法論與工具來支援。

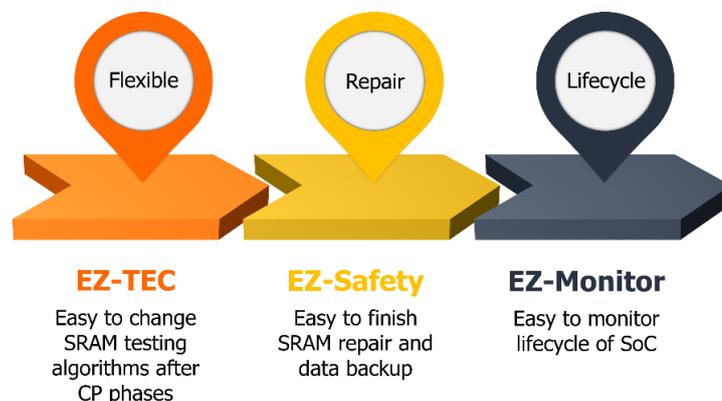
芯測科技推出的記憶體測試和修復 IP，包括 EZ-Safety、EZ-TEC、EZ-Monitor，均適用於 Chiplet 中。

EZ-Safety 將記憶體測試時幾個需要的重要訊號拉出，能夠更有效率地進行記憶體檢測。EZ-Safety 具有自動備份指定的記憶體資訊，同時不必設限於只能在 Test mode 下的測試，加以提升整體安全性的效果。另外，EZ-Safety 在嵌入與整合上都相當容易且直觀，對記憶體的檢測更是即時與彈性。

EZ-TEC 同樣易於嵌入與整合進設計的 IP。EZ-TEC 能夠動態調整記憶體測試演算法。除了現有較為知名的常用演算法外，設計者還能依照個別小晶片需求，對測試演算法進行元素(element)的自定義。EZ-TEC 是全世界首創於晶片量產後進行記憶體測試演算法的修改技術，使各個小晶片可以透過 EZ-TEC 來提升晶片的良率。

EZ-Monitor 可確保晶片內的記憶體生命週期，有效監控各個小晶片的生命週期。

半導體製程技術逼近已知的物理極限，為了持續強化處理器性能，小晶片(Chiplet)、異質整合技術乃蔚為潮流，更被視為延續摩爾定律的主要解決方案。芯測科技特有的記憶體測試與修復 IP，非常適合 Chiplet 採用，可提升各個小晶片的良率。



[查看原文](#)

芯測小學堂 iSTART Class



- | | |
|--|---|
| 第 1 集: BIST & BISR 對 SoC 的影響 | 第 13 集: 為不同 Fault 設計的演算法介紹-下集 |
| 第 2 集: 芯測科技獲得 ISO 9001:2015 認證 | 第 14 集: EZ-Safety & EZ-TEC (詳解篇) |
| 第 3 集: 漫談靜態失效 & 動態失效 | 第 15 集: EZ-eFlash 專用的 BIST IP |
| 第 4 集: 高性價比的記憶體診斷工具: EZ-Debug | 第 16 集: 高溫下記憶體錯誤演算法的設計 |
| 第 5 集: iSTART-TEK Tech Support Services | 第 17 集: 符合 CIM 應用的記憶體測試演算法 |
| 第 6 集: 芯測科技的 EDA 工具 START & EZ-BIST | 第 18 集: iSTART-TEK ASIC Design Services |
| 第 7 集: ITE & Rafael Micro 客戶專訪 | 第 19 集: 符合車用電子規範的定制化 IP |
| 第 8 集: Specific Functions for Auto & HPC | 第 20 集: 符合車用電子規範的 EDA 工具-上集 |
| 第 9 集: EZ-Safety & EZ-TEC (預告篇) | 第 21 集: 符合車用電子規範的 EDA 工具-下集 |
| 第 10 集: EZ-Debug & Diagnosis 使用時機 | 第 22 集: 鼓勵大家使用正版 EDA 工具 |
| 第 11 集: 雲端 EDA 工具服務平台 | 第 23 集: EZ-TEC 讓 MBIST 變簡單 |
| 第 12 集: 為不同 Fault 設計的演算法介紹 - 上集 | |

Webinar 線上研討會 (預告)



iSTART
iSTART-TEK INC.

Webinar

**UDA : 元素化架構
SRAM測試演算法開發環境**

Date **2024 / 7 / 18** Time **14:00**

精彩內容：

- 1、為什麼選擇 UDA？— 全世界獨一無二的自定義 SRAM 測試演算法平台
- 2、UDA 提供哪些功能？— 定制化演算法、GUI 模式、Element 重組
- 3、如何使用 UDA？— 立即報名，了解更多

報名表單：<https://jinshuju.net/f/TLhoMR>



iSTART
iSTART-TEK INC.

Webinar

**EZ-TEC IP : 超級彈性的
SRAM測試IP**

Date **2024 / 8 / 22** Time **14:00**

探索 EZ-TEC IP 的獨特魅力：

- 1、為何獨選 EZ-TEC IP？— 最靈活的 SRAM 測試 IP，讓您的測試需求應對自如
- 2、EZ-TEC IP 獨特功能？— 多樣化介面、元素自由重組、MBIST 架構
- 3、立即體驗 EZ-TEC IP — 立即報名，了解 EZ-TEC IP 的強大功能

報名表單：<https://jinshuju.net/f/QQQ4NT>