

iSTART iReport

➤ 新闻 News

- 芯测科技推出 EZ-BIST Lite 服务 MCU 类芯片客户P1
- 芯测科技定制化 eFlash 测试与修复 IP 被用于中国车用电子芯片提供商P3
- 芯测科技定制化 IP 获车用电子芯片提供商使用P4
- 宏观微电子与芯测科技合作推出内建内存自我修复功能之多通道行动电视无线接收器P5

➤ 技术文章 White Paper

- 最具性价比的芯片内存调适环境：EZ-DebugP6

➤ 活动 Events

- iSTART-TEK Technical Forum 芯测科技技术论坛P12

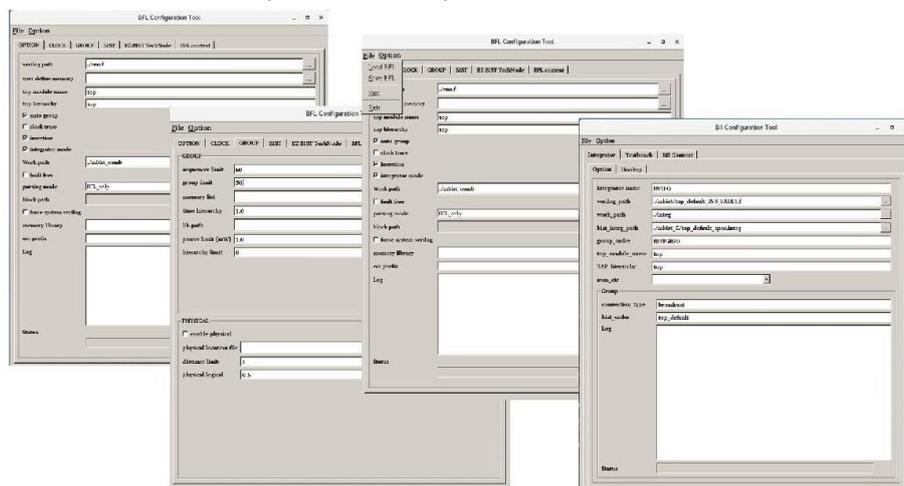
- iSTART-TEK Design Workshop 使用者技术开发营P12
- DVCon Taiwan 第一届 IC 设计验证年度盛会P13
- Webinar 在线研讨会P13
- iSTART Class 芯测小学堂P13

➤ 其他 Others

- 恭喜得一微荣获 2023「中国芯」优秀市场表现产品奖 ...P14
- 恭喜联芯通荣获 2023「中国芯」芯火新锐产品奖P14
- 喜讯连连！得一微荣获 GMIF2023 杰出主控服务奖P14
- 恭喜芯测科技客户"得一微电子"获得此殊荣P15
- 恭喜芯测科技客户"华润微"发布 0.15μm 最新一代 40V BCD 工艺平台P15

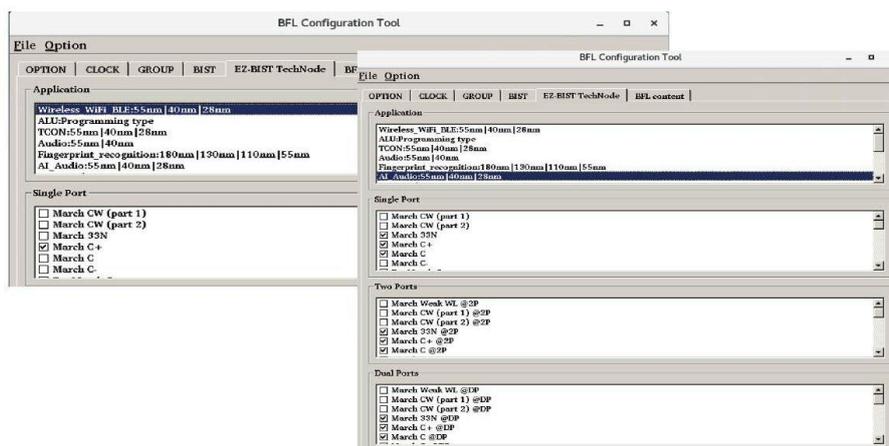
芯测科技(上海芯复瑞)推出 EZ-BIST Lite 服务 MCU 类芯片客户

MCU (微控制器)在全球芯片产业扮演着重要的角色，举凡消费性电子、车用电子、物联网与工业用等应用领域均有一席之地。为了协助 MCU 相关应用的芯片提供商能更快速完成芯片内的内存测试电路。芯测科技(上海芯复瑞)宣布提供 EZ-BIST Lite 的内存测试电路开发环境给 MCU 类芯片提供商使用。EZ-BIST Lite 同样采用 GUI (图形使用者介面)的操作环境来方便初次使用内存测试电路开发环境的使用者。(如图一所示)



图一

此外，EZ-BIST Lite 提供多元丰富的内存测试算法选择介面，让初次使用内存测试电路开发环境的使用者能轻松完成内存测试算法的选择。(如图二所示)



图二

芯测科技(上海芯复瑞)是亚洲唯一专注于自动化的内存测试与修复电路开发环境的客制化 EDA 工具与客制化 IP (矽智财) 提供商。为了让内存客制化 EDA 工具能被更多 MCU 相关应用的芯片提供商使用，芯测科技(上海芯复瑞)推出非常适合 MCU 类芯片提供商所使用的 EZ-BIST Lite。EZ-BIST Lite 采用免授权金的商业模式来充分满足 MCU 类客户初次使用内存测试电路开发环境的费用门坎。GUI 的操作介面简单易上手，有效降低工具导入的技术门坎。未来，客户采用 EZ-BIST Lite 的芯片量产时，芯测科技(上海芯复瑞)将收取权利金，与客户分享芯片量产时的成果。

对芯测科技(上海芯复瑞)的 EZ-BIST Lite 有兴趣的使用者，请上芯测科技(上海芯复瑞)官网 <https://www.istart-tek.com/products/bist-lite/> 填写用户信息，填写完用户信息后，经芯测科技(上海芯复瑞)审核通过，将提供使用者下载链接。

芯测科技(上海芯复瑞)希望透过 EZ-BIST Lite 服务更多的 MCU 类芯片提供商，协助 MCU 类芯片提供商降低芯片设计成本与 DPPM (百万分之缺陷率)，并提升芯片质量。

查看原文

芯测科技(上海芯复瑞)客制化 eFlash 测试与修复 IP 被用于中国车用电子芯片提供商

全球汽车朝向电动化与智能化发展，在车用电子技术不断提升下，使车用电子芯片的需求大幅提升。据 IC Insights 表示，2026 年车用 IC 市场产值将占整体 IC 比重 9.9%，预期车用 IC 在 2021 ~ 2026 年的复合成长率将达 13.4%，成为成长幅度最大的半导体应用市场，其中主要成长动能来自于传感器、模拟 IC 等不同 IC 的规格提升，同时电动车与能源车也持续提升车用 IC 的成长动能。

为确保车用电子芯片能在各种复杂的情况下运作，同时保障驾驶与乘客的行车安全，芯测科技(上海芯复瑞)开发出可配置化 eFlash IP 测试与修复电路开发环境 EZ-NBIST (非挥发性内存测试与修复电路开发环境)。EZ-NBIST 是透过 GUI (图形使用者介面)即可完成 eFlash 测试和修复电路开发的客制化 EDA 工具，能大幅缩短 eFlash 的测试时间，同时降低测试成本。

芯测科技(上海芯复瑞)的客制化 eFlash 测试与修复 IP，由芯测科技(上海芯复瑞)的 EDA 工具 EZ-NBIST 所产生。使用者可以选择使用 EZ-NBIST 自行配置测试介面(Interface)与 eFlash 的 Size (容量)。此外 EZ-NBIST 会根据使用者的配置方式，自动产生 eFlash 的测试与修复电路。同时使用者亦可以使用客制化 eFlash 测试与修复 IP 于 SoC 中。使用客制化 eFlash 测试与修复 IP 的好处在于：

1. 节省学习使用 EDA 工具的时间。
2. 可配置测试项目，节省 eFlash 的测试费用。

目前芯测科技(上海芯复瑞)的 EZ-NBIST 已获得中国半导体制造商用于生成 eFlash 的测试与修复电路，同时客制化 eFlash 测试与修复 IP 也获得中国车用电子芯片开发商采用。使用者无论采用 EZ-NBIST 或是客制化 eFlash 测试与修复 IP，皆可透过可配置化的功能，对测试项目进行配置，可大幅缩短 eFlash 的测试费用。

使用 EDA 工具或是 IP 已俨然成为系统芯片设计上不可或缺的一环，芯测科技(上海芯复瑞)的 EZ-NBIST 与客制化 eFlash 测试与修复 IP 可充分满足客户在节省芯片测试费用上的需求，有效降低芯片成本，提高芯片的竞争力。

[查看原文](#)

芯测科技(上海芯复瑞)客制化 IP 获车用电子芯片提供商使用

随着半导体产业快速的发展，车用电子、人工智能、物联网、云端计算等新型态应用对芯片的功能与性能要求越来越高，加上半导体制程持续推进，使芯片结构及承载的功能愈趋复杂，芯片设计难度提升，对 IP 的需求随之增加。

芯测科技(上海芯复瑞)专注于自动化的内存测试与修复解决方案并提供客制化 IP 服务，透过芯测科技(上海芯复瑞)的客制化 IP，为客户提供最具弹性化与差异化的解决方案。此外，芯测科技(上海芯复瑞)的客制化 IP 可以让芯片设计公司针对芯片性能，量身打造专属的内存测试与修复功能，进而提高产品使用寿命与竞争力。

芯测科技(上海芯复瑞)的客制化 IP 已成功获得车用电子芯片提供商采用，其主要原因在于：1. 客户采用客制化 IP 可缩短学习 EDA 工具的时间，并加速芯片的量产时程。2. 芯测科技(上海芯复瑞)可以根据客户自身芯片的特性与需求，制定客制化功能的 IP，其中客制化的功能包括车用芯片所需的 POT (Power On Test)、内存测试电路自我检测功能 CSV (Circuit Self Verification) 等，皆可根据车用安全规范之要求，完成客制化 IP 的设计。

目前全球汽车市场皆往电动车的方向迈进，使汽车大厂争相投入研发出更安全、更舒适、更便捷的高科技车辆。而芯测科技(上海芯复瑞)的客制化 IP 已经成功量产于车用电子芯片的提供商，包括行车安全检视、车用屏幕、车用充电芯片等。在精密分工的半导体产业上，使用 IP 俨然成为系统芯片设计上不可或缺的一环。芯测科技(上海芯复瑞)的客制化 IP 能充分满足客户在各种功能上的客制化需求，并缩短芯片设计的时间，进而抢占市场先机，提高公司竞争力。

[查看原文](#)

宏观微电子与芯测科技(上海芯复瑞)合作推出内建内存自我修复功能之多通道行动电视无线接收器

汽车行动电视市场近年来增长迅速。这个新兴市场是由多种因素推动的，包括不断增加的车载娱乐需求和即时新闻信息收集、行动广播技术的进步以及日新月异的车载通信基础设施。因各种车载设备兼容和高清分辨率等优点，使消费者对汽车行动电视的兴趣正在快速增长。

宏观微电子最新为客户完成多通道行动电视无线接收器芯片，是一个包含多个射频调节器和集成数字调制器的解决方案。每个调节器都可以独立配置。每个客制化调节器都有一个独立的输出，支持 VHF 及 UHF 频段等无线信号。例如 ISDB-T 具有高质量的电视音频、可扩展性等优点，这些都是它在某些国家地区汽车电视译码市场上被频繁使用的原因。

整合多输入的射频电视译码芯片，不但需要整合庞大的多通道射频与模拟电路，数字译码设计具相当高的复杂度。Pipelined 计算结构所使用的 SRAM 内存模块也是数量可观。为确保如此大量的内存在新制程能够维持最高的良率，芯测科技为 IC 开发商提供内存测试与修复的方案，解决业界量产上的痛点。进而提高良率、降低缺陷率并减少测试时间，为客户保障最大的利润空间。

宏观微电子共同总经理李耿民表示，「无线 SoC 的测试和验证更是整个设计过程中最困难的部分，尤其须满足车规的要求。含射频的整体效能、可靠性、缺陷率和抗扰性、兼容性和生产测试都是需要注意的重要事项。」

亚洲唯一专注于自动化的内存测试与修复解决方案之芯测科技(上海芯复瑞)，独家供应内存测试与修复解决并提供客制化设计的服务，主要产品包括客制化 EDA 工具与客制化 IP(矽智财)。宏观微电子在 RT58 系列多信道行动电视无线接收器设计上采用芯测科技(上海芯复瑞)客制化内存的测试与修复 EDA 工具 START™ v3，内建内存自我修复功能，可以生产出高质量的无线 SoC。此客制化 EDA 工具 START™ v3 包含高复杂度的测试算法与高效率修复技术。透过此客制化 EDA 工具 START™ v3 的设计，可以降低芯片开发商的设计成本，缩短设计时间，提高芯片的良率。

关于宏观微电子(Rafael Microelectronics, Inc.)

宏观微电子是以高阶宽带射频技术(Broadband RF)为核心技术，持续延伸产品应用至数据通讯与高速光通信芯片的芯片设计公司，产品线包含 4K/8K 电视射频芯片、机顶盒射频芯片、卫星低噪声降频器及多讯号切换器、高速光通信芯片、与蓝芽、Zigbee®、Thread®协议的物联网通讯射频 SOC 芯片等。

宏观微电子为台湾上市发行公司，产品营销面对全球市场，持续专注于技术创新与研发投入，已成为亚洲最大宽带射频芯片公司之一。

[查看原文](#)

最具性价比的芯片内存调适环境：EZ-Debug

在日益蓬勃发展的集成电路产业中，确保集成电路是否符合设计规格和功能已是开发与制造过程中不可或缺的重要环节。在这关键的任务下，集成电路产业广泛运用自动测试装置 (Automatic Test Equipment, ATE) 来执行测试工作。然而，过去在处理小批量或是非量产的芯片测试时，常常仅能藉由使用 ATE 机台进行，但这却往往伴随需要额外的成本投入以及漫长的测试时间。

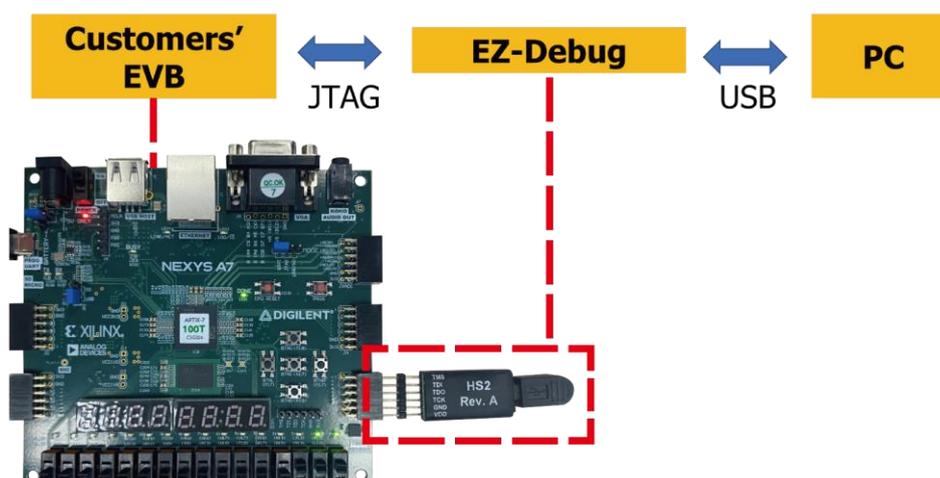
而芯测科技(上海芯复瑞)近期研发一款基于计算机平台的 JTAG 转 USB 的调适环境: EZ-Debug，可以针对非量产芯片以及开发中的芯片进行快速且高效率的进行测试，不仅可以省下 ATE 测试的成本，同时还可以及时的知晓结果。

一、EZ-Debug 架构

EZ-Debug 可以快速且方便进行调适，EZ-Debug 主要是透过转接板进行计算机与 FPGA/EVB board 之间的沟通。转接板与整体工具的规格示意图如下图所示。计算机与转接板是用 USB 做连接，转接板配合工具会将讯号转换成 JTAG，再送给 FPGA/EVB board 进行调适。



下图为实际使用示意图，红色框起来的是转接板，转接板右侧是 FPGA，左侧是计算机端，此 FPGA 是用于模拟非量产 chip 或是开发中的 chip。



二、EZ-Debug 实际使用

在计算机端安装完 EZ-Debug 以及转接版的驱动程序后，即可开始使用调适。EZ-Debug 提供两种测试模式：(1)auto test、(2>manual test。

```
Test mode Selection
(1)auto test
(2>manual test

Select an option:
```

1. EZ-Debug 测试模式 - auto test

```
Select an option: 1

set Jtag frequency(MHz): 10

set the file of test bench(.v): test.v

set the file of integ spec(.integ or .f): test.f
```

使用时需设定 JTAG 的频率、START™ v3 产生的 test bench file 以及 START™ v3 产生的 integ spec file，设定完成后 EZ-Debug 即会自动进行 BIST 的测试，Jtag frequency：JTAG 在 FPGA/EVB 的使用频率。

file of test bench：START 在 BII 时产生可提供模拟需要的档案(ex: integ_tb.v) file of integ spec：START 在 BFL 时产生 BII 整合需要的档案(ex: [ctr_name]_spec.integ) 进行 auto test 时，EZ-Debug 会对 design 里的每一个 controller 进行 BIST 的测试，并将测试结果显示在屏幕上，若所 insert 的 BIST 电路有支持 LATCH_GO 功能，EZ-Debug 同样也会一并显示 LATCH_GO 的结果。

当测试结果是 PASS 时，则会显示 Test Pass!并且 LATCH_GO 的结果为 '1'

[Test Pass]

```

Test result of Controller 1 : Pass!
LATCH_GO Results of top_default_1 : 1

Test result of Controller 2 : Pass!
LATCH_GO Results of top_default_2 : 11

Test result of Controller 3 : Pass!
LATCH_GO Results of top_default_3 : 1

Test result of Controller 4 : Pass!
LATCH_GO Results of top_default_4 : 11

Test All result: Pass!

```

test result

而测试结果为 FAIL 时，则会显示 Test Fail!并且 LATCH_GO 的结果为 '0'。

若 insert 的 BIST 电路有支持 Diagnosis 功能时，EZ-Debug 会进行 Diagnosis 的测试，并且将 Diagnosis 测试完成的信息显示在屏幕上。

[Test Fail]

```

Test result of Controller 1 : Fail!
LATCH_GO Results of top_default_1 : 0

Test result of Controller 2 : Fail!
LATCH_GO Results of top_default_2 : 00

Test result of Controller 3 : Fail!
LATCH_GO Results of top_default_3 : 0

Test result of Controller 4 : Fail!
LATCH_GO Results of top_default_4 : 00

Test All result: Fail!

```

test result←

```

----- Start to Diagnosis Memory of top_default_1 -----
----- Memory of top_default_1 SEQ 1 GRP 1 MEB 1 Fail! -----
-----Diagnosis Information-----
Algorithm : 1
Sequencer ID : 1
Group ID : 1
Element : 001
Operation : 0011
Faulty Address : 0000000001
Faulty Bits : 0000000001000000000000000000000000000000
-----
----- Memory of top_default_1 SEQ 1 GRP 1 MEB 1 Fail! -----
-----Diagnosis Information-----
Algorithm : 1
Sequencer ID : 1
Group ID : 1
Element : 001
Operation : 1000
Faulty Address : 0000000001
Faulty Bits : 0000000001000000000000000000000000000000
-----
----- Memory of top_default_1 SEQ 1 GRP 1 MEB 1 Fail! -----
-----Diagnosis Information-----
Algorithm : 1
Sequencer ID : 1
Group ID : 1
Element : 010
Operation : 0011
Faulty Address : 0000000001
Faulty Bits : 0000000001000000000000000000000000000000
-----

```

diagnosis result ←

2. EZ-Debug测试模式 - manual test

首先可以要参阅做完整合的 INTEG testbench 中 bist_testing 这个 task，在这个 task 中我们可以找到下图的 CMD_DATA 信息，依照下图信息即可填写设定 input binary value 去使用 JTAG 的 TDI 做 send_command，即可开始测试。

```

top_default_CMD_DATA = {top_default_DIAG, top_default_ALG,
                        top_default_SEQ_ID, top_default_GRP_ID,
                        top_default_MEB_ID, top_default_MEN};

```

[ctr_name]_DIAG：是否要执行 Diagnosis，当设定为 1 为启动。

[ctr_name]_ALG：当 BFL 选项中有开启 algorithm_selection 时，在 testbench 中就产生 Controller_name_ALG 的指令可以来控制想要测试的 algorithm。

[ctr_name]_SEQ_ID、Controller_name_GRP_ID、Controller_name_MEB_ID：都是用来指定目前要做测试的 memory 的 ID。

[ctr_name]_MEN：Controller BIST enable 的指令，当设定为 1 为启动。

JTAG 的 TDO 会产出 capture_commad，而 capture_commad 可参考下图 INTEG testbench 中的 test_result 的讯号排列，即可解读 capture_commad 的内容。

```
{top_default_MGO, top_default_MRD,
top_default_SRD, top_default_LATCH_GO} = top_default_test_result;
```

讯号解释:

[ctr_name]_MGO: 为 BIST 测试结果, 当 BIST 测试 fail 时, 为 0。

[ctr_name]_MRD: 为 BIST 测试完成时, 会为 1。

[ctr_name]_SRD: 当 Diagnosis Data 已准备好时, 会为 1, 即可进行 capture Diagnosis Data。

[ctr_name]_LATCH_GO: 此讯号的 width 是依照 START 所产出的 meminfo 檔中的 memory 数量而定, 当 LATCH_GO 的每个讯号从 1 变到 0 时, 代表此颗 memory 测试 fail。

使用时输入 controller 的个数、测试的 command, capture result 的长度, 以及 MGO/MGD 的 bit number, EZ-Debug 诊断工具即会进行测试, 并将测试结果的 row-data 显示在屏幕上。

[输入测试 command]

```
Select test:
(1)bist test
(2)diagnosis test

Select an option: 1

set the number of controller: 4
set the cmd data(MSB->LSB): 00110100110010011010011001
set the size of capture data: 18
```

[输入 MGO/MRD bit number]

```
controller #1
set the bit number of MGO in test result: 17
set the bit number of MRD in test result: 16
controller #2
set the bit number of MGO in test result: 13
set the bit number of MRD in test result: 12
controller #3
set the bit number of MGO in test result: 8
set the bit number of MRD in test result: 7
controller #4
set the bit number of MGO in test result: 4
set the bit number of MRD in test result: 3
```

[测试结果]

```
Test result(MSB->LSB)
0 1 0 0 0 1 0 0 0 0 1 0 0 0 1 0 0 0
Test result of Controller 1 : Fail!
Test result of Controller 2 : Fail!
Test result of Controller 3 : Fail!
Test result of Controller 4 : Fail!
```

芯测科技(上海芯复瑞)股份有限公司

前瞻技术暨云端服务部经理 张耀宗

[查看原文](#)

活动 Event



iSTART-TEK Design Workshop (iDW) 使用者技术开发营

日期：8月2日(三)

时间：14:00-17:00

地点：新竹喜来登 3 楼东馆梅花厅

iSTART-TEK Design Workshop (iDW)使用者技术开发营已圆满落幕！

活动期间除了分享全方位的内存测试与修复解决方案及各项创新的技术，还发表高性价比的芯片内存诊断工具与 EDA 工具云端服务平台。



iSTART-TEK 芯测科技(上海芯复瑞) 技术论坛

新竹场

日期：10月19日(四)

时间：14:00-17:00

地点：新竹喜来登 3 楼西馆荷花厅

上海场

日期：10月26日(四)

时间：14:00-17:00

地点：上海长荣 2 楼曼格纳厅

2023 芯测科技(上海芯复瑞)新竹与上海技术论坛圆满落幕！

iSTART-TEK Technical Forum 芯测科技(上海芯复瑞)技术论坛圆满落幕！感谢各位贵宾的热情参与，未来芯测科技(上海芯复瑞)也将持续努力，优化技术研发与创新，为客户提供更多的解决方案！

活动 Event



[DVCon Taiwan](#)



订阅制(SaaS)云端 EDA 工具使用平台



芯测小学堂 | EZ-Debug



芯测小学堂 | Testing Algorithms



芯测小学堂 | BIST&BISR

恭喜得一微荣获 2023「中国芯」优秀市场表现产品奖



9月20日，第十八届“中国芯”优秀产品征集结果在2023（第十八届）“中国芯”琴珠澳集成电路产业促进大会上公布。凭借过硬的产品实力和亮眼的市场表现，得一微电子（YEESTOR）的“YS9082XX系列工业用及笔记本用固态硬盘存储控制芯片”从众多参评产品中脱颖而出，荣获2023“中国芯”优秀市场表现产品奖。

[查看原文](#)

恭喜联芯通荣获 2023「中国芯」芯火新锐产品奖



由智能充电和智能电网通信芯片设计公司杭州联芯通半导体有限公司（简称联芯通）研发的 HomePlug® GreenPHY 芯片 MSE1021+MSEX24-i 与 MSE1022+MSEX25-i，产品经过竞争激烈的评选，荣获由中国电子信息产业发展研究院主办的第十八届“中国芯”优秀产品评选活动——“中国芯”芯火新锐产品奖。

[查看原文](#)

喜讯连连！得一微荣获 GMIF2023 杰出主控服务奖



近日，由中国半导体投资联盟、深圳市存储器行业协会主办，广东省集成电路行业协会和深圳市半导体行业协会协办，爱集微咨询（厦门）有限公司承办的“GMIF2023 全球存储器行业创新论坛”在深圳隆重举行。得一微电子（YEESTOR）受邀参与此次大会，并荣获 GMIF2023 年度大奖之杰出主控服务奖，这不仅是对得一微多年坚持自主研发存储控制芯片技术实力的

高度认可，同时也充分肯定了得一微在提供优质服务方面的能力。

[查看原文](#)

恭喜芯测科技(上海芯复瑞)客户"得一微电子" 获得此殊荣



恭喜芯测科技(上海芯复瑞)客户"得一微电子"旗下多款车规 eMMC 存储芯片成功入编《国产车规芯片可靠性分级目录 (2023)》，并受邀“第十届汽车电子创新大会”在现场展示了高可靠车规存储器产品和完整存储解决方案，获得众多业内人士的高度关注和认可。

[查看原文](#)

恭喜芯测科技(上海芯复瑞)客户"华润微"发布 0.15 μ m 最新一代 40V BCD 工艺平台

华润微电子有限公司（“华润微”）旗下的无锡华润上华科技有限公司（“华润上华”）于 2023 年 8 月宣布，其 0.15 μ m 最新一代 40V BCD 工艺平台正式发布。该工艺平台聚焦大功率电源管理芯片及电机控制芯片，应用于全集成马达驱动、高性能 DC-DC 等 PMIC 应用。

华润上华的 0.15 μ m 最新一代 40V BCD 工艺平台针对中大功率电源类产品的应用需求进行了技术升级，功率管性能较上一代 BCD 工艺有了大幅提升，FOM 值降低约 20%，且具有更强的 EAS 能力与 ESD 自保护能力。同时，新一代工艺平台大幅提升了隔离性能，降低了功率管的衬底漏电流，具备更强的 latch up 抑制能力。

该工艺平台配置了 Depletion MOS、Zener diode、Schottky diode、JFET、MIM、MOM 等丰富的器件选项，以及 SRAM、e-FUSE、MTP 等 IP 选项。与上一代 BCD 工艺比较，新一代工艺平台具有更优的性价比。纯 5V 基础工艺的光罩层数以及 1.8V+5V 工艺的光罩层数均有减少，可显著降低综合芯片成本。

未来，华润上华将在既有基础上，持续开发与升级公司的模拟工艺技术，助力国内半导体可信生态链的建设。

[查看原文](#)

