

iSTART iReport

➤ 新闻 News

[芯测科技成功取得 ISO 9001:2015 认证](#) P1

[POT 2.0 为芯测科技赢得更多车用电子芯片供应商的青睐](#) P2

➤ 技术文章 White Paper

[最适合车用电子芯片内存测试与开发的诊断工具](#) P3

➤ 活动 Event

[Year-End Tea Party 岁末年终茶会](#) P8

[TSRI 寒假训练课程](#) P9

[Webinar 线上研讨会](#) P9

芯测科技成功取得 ISO 9001:2015 认证



专注于内存测试与修复解决方案
 芯测科技(上海芯复瑞)·独家供应
 内存测试与修复解决方案并提供
 客制化设计服务的公司，在严格
 的品质要求上，成功获得「ISO
 9001:2015」认证。

「品质管理」是许多卓越企业的

关键成功因素，使企业能提供客户极为满意的产品与服务。自成立以来，芯测科技(上海芯复瑞)始终专注于内存测试与修复解决方案及客制化设计服务的每一个细节，透过与客户紧密合作，为客户建构最佳化的内存测试与修复方式。我们将进一步优化和规范各项管理制度，不断提高体系运行的有效性，不断提高公司的管理水准，共同推进公司的快速发展。

芯测科技(上海芯复瑞)表示，这次 ISO 9001 的认证审核是对公司各项工作的一次全面检查，顺利获得 ISO 9001:2015 品质管理标准系统认证，说明芯测科技(上海芯复瑞)已建立了符合 ISO 国际标准化组织的品质管理系统，具备持续稳定向客户提供高品质服务的能力。未来，芯测科技(上海芯复瑞)会持续精进、不断寻求改善，提供给客户更卓越的服务品质。ISO 9001:2015 认证确保芯测科技(上海芯复瑞)的内存测试与修复解决方案及客制化设计服务符合国际要求，增加芯测科技(上海芯复瑞)的国际竞争力。

POT 2.0 为芯测科技赢得更多 车用电子芯片供应商的青睐

iSTART

POT (Power_On Test) 2.0

The Critical Tool for ISO 26262 Certificated Automotive ICs

专注于内存测试与修复解决方案芯测科技(上海芯复瑞)·供应内存测试与修复解决并提供定制化设计的服务·主要产品包括 EDA 工具与 IP(矽智财)。随着车市加温·目前全球汽车大厂争相投入的研发方向多以如何生产更安全、舒适、方便的高科技车辆为主要目标。

芯测科技(上海芯复瑞)表示·权利金合约大多来自车用电子芯片供应商·过去 START™ v3 与 EZ-BIST 能获得车用电子芯片供应商的青睐的原因在于·POT 1.0 的车用电子芯片设计专属功能·能充分符合车用电子芯片开发商对于车用电子芯片的设计需求。

近期·芯测科技(上海芯复瑞)推出『POT 2.0 的车用芯片专属功能』于 START™ v3 与 EZ-BIST 内·POT 2.0 不仅能协助开发单位更快、更省、品质更好的开发出符合规范的电子元件·其简单、好用的特性·也深获许多开发单位喜爱。POT 2.0 增加更多使用的场景·包含将测试流程记录于 ROM(Read-Only Memory)来加以控制使用场景·也能以 RTL 的形式或利用一个信号(Signal)来控制使用场景·甚至可以透过 CPU(Central Processing Unit)来加以控制使用场景。

除了增加使用场景外·POT 2.0 新增上电后『内存即时监控』的设计·让车用电子芯片上电后·可立刻进行内存测试·并将芯片内发生错误的内存立刻加以修复。再透过『内存即时监控设计』针对修复后的内存进行检测·加以确保修复后的内存是否能正常运作·维持芯片的正常运行。

另外·POT 2.0 加入『内存测试电路自我检测(Error Injection)』的设计·加以确保内存测试电路的正确性·并支援芯测科技(上海芯复瑞)的专利化『累加式内存测试与修复设计』·除了让车用电子芯片上电后·立刻进行内存测试和修复流程·在足够的备援内存下·还可以搭配『内存即时监控设计』·进行芯片内内存反覆测试与修复流程·让车用电子芯片符合所有的安全性规范。

芯测科技(上海芯复瑞)表示·POT 2.0 的功能·强化了 START™ v3 与 EZ-BIST 对于车用电子芯片的安全性设计·也让芯测科技赢得更多车用电子芯片供应商的合约。

最适合车用电子芯片内存测试与开发的诊断工具

现今内存测试常使用自动测试装置(Automatic test equipment, ATE), 来进行测试, 首先 START™ v3 会提供给 ATE 所需要的 memory test pattern 来进行测试, ATE 会产出测试结果 ATE log 档, 而 ATE log 的内容为 0、1 的讯号, 要去诊断判读会较繁琐与不易, 因此为了方便快速分析内存在 ATE 测试后的结果, START™ v3 开发诊断 ATE 工具, 需搭配芯测科技(上海芯复瑞)自家工具产出的档案做配合就可方便分析错误内存资讯。芯测科技(上海芯复瑞)还有开发一款以 PC base 的 EZ-Debug, 可以针对非量产 chip 以及开发中的 chip 进行诊断, 可以省下 ATE 测试的成本还可以即时的知晓诊断结果。

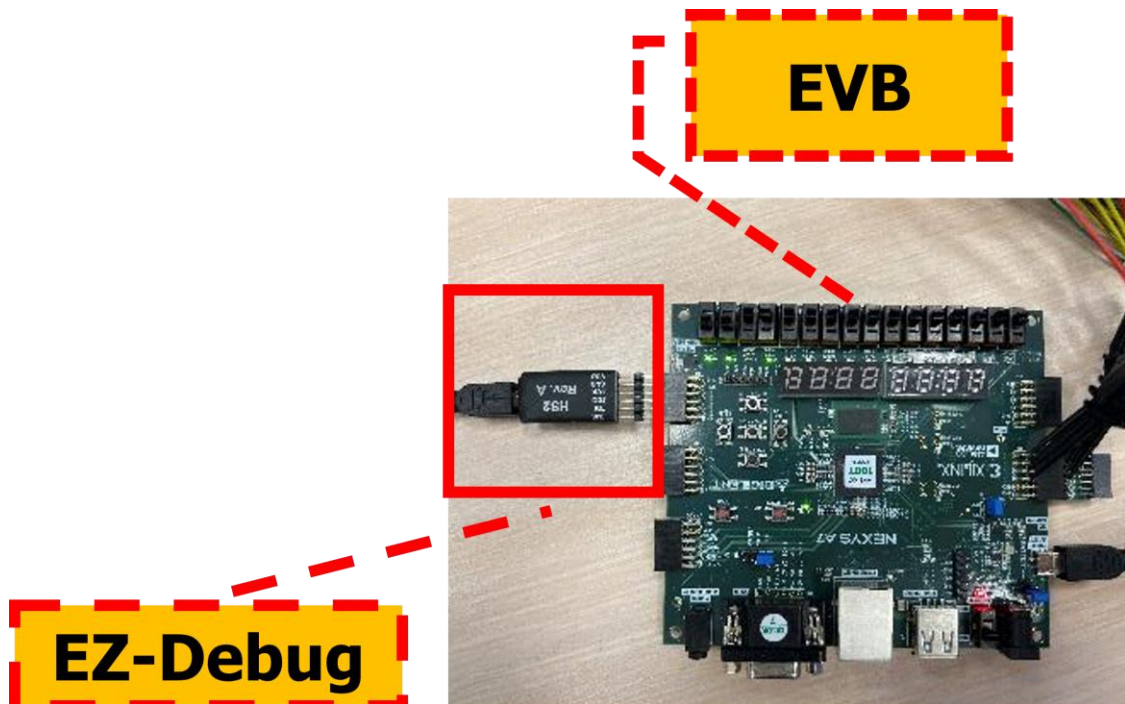
一、EZ-Debug (JTAG 转 USB 的诊断工具)

1. EZ-Debug (JTAG 转 USB 诊断工具架构):

EZ-Debug 可以方便进行诊断, EZ-Debug 主要是透过转接板来对 PC 与 FPGA 进行沟通, 此 FPGA 是在模拟非量产 chip 或是开发中的 chip, 转接板与整体工具的规格示意图如下图所示。PC 与转接板是用 USB 做连接, 转接板配合工具会将讯号转换成 JTAG(IEEE1149.1), 再送给 FPGA/IC 进行诊断。



下图为实际使用示意图, 红色框起来的是转接板, 转接板右侧是 FPGA, 左侧是 PC 端。



2. 实际使用：

在 PC 端安装完 EZ-Debug 后，即可开始使用诊断工具，首先可以要参阅做完整合的 INTEG testbench 中 bist_testing 这个 task，在这个 task 中我们可以找到下图的 CMD_DATA 资讯，依照下图资讯即可填写设定 input binary value 去使用 JTAG(ieee1149.1)的 TDI 做 send_command，即可开始测试。

```
top_default_CMD_DATA = {top_default_DIAG, top_default_ALG,
                        top_default_SEQ_ID, top_default_GRP_ID,
                        top_default_MEB_ID, top_default_MEN};
```

讯号解释：

Controller_name_DIAG：是否要执行 Diagnosis，当设定为 1 为启动。

Controller_name_ALG：当 BFL 选项中有开启 program_algorithm 时，在 testbench 中就产生 Controller_name_ALG 的指令可以来控制想要测试的 algorithm。

Controller_name_SEQ_ID、Controller_name_GRP_ID、Controller_name_MEB_ID：都是用来指定目前要做测试的 memory 的 ID。

Controller_name_MEN：Controller BIST enable 的指令，当设定为 1 为启动。

JTAG 的 TDO 会产出 capture_commad，而 capture_commad 可参考下图 INTEG testbench 中的 test_result 的讯号排列，即可解读 capture_commad 的内容。

```
{top_default_MGO, top_default_MRD,
 top_default_SRD, top_default_LATCH_GO} = top_default_test_result;
```

讯号解释：

Controller_name_MGO：为 BIST 测试结果，当 BIST 测试 fail 时，为 0。

Controller_name_MRD：为 BIST 测试完成时，会为 1。

Controller_name_SRD：当 Diagnosis Data 已准备好时，会为 1，即可进行 capture Diagnosis Data。

Controller_name_LATCH_GO：此讯号的 width 是依照 START 所产出的 meminfo 档中的 memory 数量而定，当 LATCH_GO 的每个讯号从 1 变到 0 时，代表此颗 memory 测试 fail。

一、诊断 ATE 工具

设定 START™ v3 (BFL & BII) :

1. 设定 *.bfl :

A. 开启设定 diagnosis_support 与 diagnosis_width_info

I. diagnosis_support : START™ v3 提供诊断模式并回报诊断资讯。

II. diagnosis_width_info : 将测试资讯的长度对齐，方便诊断与判读。

B. diagnosis_faulty_items : 提供使用者选择诊断的资讯，以便符合自家的设计，可选择的资讯包含：演算、运算单元、演算元素、内存分群位置、内存位址、内存资料。

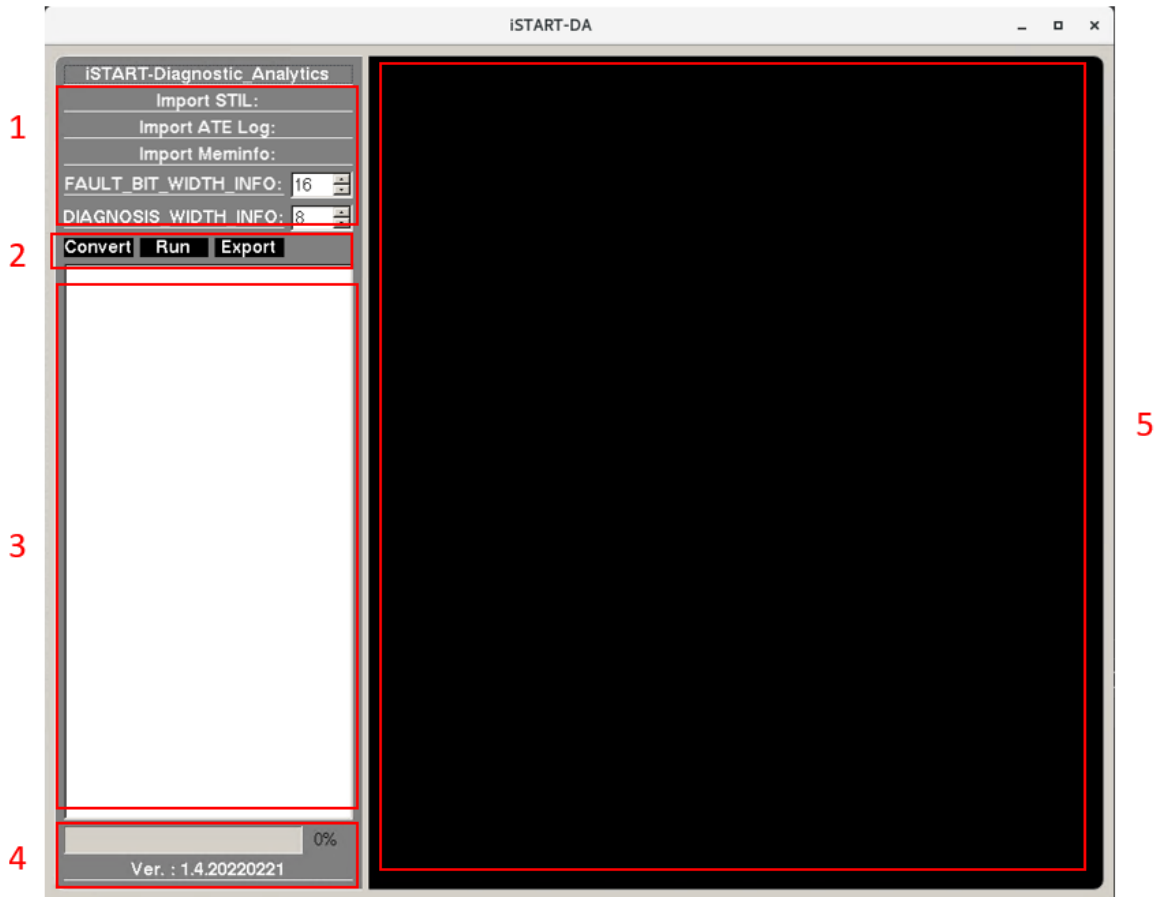
```
define{BIST}
  set diagnosis_support      = yes      # yes, no
  set diagnosis_width_info  = yes      # yes, no
  set diagnosis_faulty_items = algorithm, operation, element, seq_id, grp_id, address, ram_data,
```

2. 设定 *.bii :

A. 在 define{Testbench}[INTEG_tb]下，file_format 选择 STIL，在模拟后产生 memory test pattern 的 STIL 档案。

```
define{Testbench}[INTEG_tb]
  set pll_wait_cycle      = 10
  set reset_cycle        = 10          # integer bigger than 0
  set file_format         = STIL      # verilog, STIL
```

诊断工具介面介绍：



1. 档案与设定：

- A. 输入 ATE 的 STIL 档：STIL 档会依照 START™ v3 所开的选项产出对应 Memory Test Pattern(如上述所 START™ v3 设定)
- B. ATE log：ATE 测试完结果的档案
- C. meminfo 档：由 START 所产生，其内容会包含所有内存的所有资讯。

```
# if the instance is the alais type , The ** is .
[DOMAIN=top_default, cycle=100.0ns]
[CTR] # Hier: top
[SEQ] # No.= 1,InstanceNo= 3,SEQ_max_addr_size= 1024,Hier: top u_t1
[GROUP] # No.=1_1
[SP=1_1_1, byp=no, diag=no, q_pipe=no, repair=no] sram_sp_1024x32
[SP=1_1_2, byp=no, diag=no, q_pipe=no, repair=no] sram_sp_1024x32
[SP=1_1_3, byp=no, diag=no, q_pipe=no, repair=no] sram_sp_1024x32
[SEQ] # No.= 2,InstanceNo= 1,SEQ_max_addr_size= 24,Hier: top u_t1
[GROUP] # No.=2_1
[2P=2_1_1, byp=no, diag=no, q_pipe=no, repair=no] rf_2p_24x28
[SEQ] # No.= 3,InstanceNo= 1,SEQ_max_addr_size= 1024,Hier: top u_t1
[GROUP] # No.=3_1
[DP=3_1_1, byp=no, diag=no, q_pipe=no, repair=no] sram_dp_1024x64

###Total mbist memory instance = 5
###Total SRAM/REGFILE = 3
###Total SRAM_2P = 1
###Total SRAM_DP = 1
###Total ROM = 0
###top_default algorithm is= (March C- @2P,SOLID)(March C-,SOLID)(March C+,SOLID)(March C- @DP,SOLID)

#####Not Group Memory List#####
```

Hierarchy

- top u_t1 ram_1
- top u_t1 ram_2
- top u_t1 ram_3
- top u_t1 u_2p
- top u_t1 u_dp

设定 FAULT_BIT_WIDTH 與 DAGNOSIS_WIDTH。

2. **Convert**(资料转换键)：当输入完所有档案，即可执行转换。
Run(执行按键)：转换完成后，即可执行分析。
Export(输出档案按键)：可将分析结果用 **txt** 档做输出。
3. **Tool 执行资讯**：Tool 所执行的资讯与状态都会在此说明
4. 执行的进度条与版本号。
5. **Tool 分析结果**：此区会产生 Tool 分析的结果。

分析方式：当工具输入完所有档案与设定之后，会先分析 ATE 的结果档，会先找寻在哪一个 Pattern 出错，并对照 STIL 档案找出对应的一整段 test command 两者再做分析，分析完后，要将结果输出时会对照着 meminfo 档案中 memory 的顺序印出有问题的 memory 资讯。

分析结果：工具分析如下图，右边区块会显示测试有误的内存之详细资讯，详细资讯中包含：控制器、内存种类、内存阶层以及在 START™ v3 的 diagnosis_faulty_items 所设定的资讯。



作者：陈政颖 高级工程师

Year-End Tea Party



COVID-19 减少了人们见面互动的次数，如今在病毒共存的政策下，生活渐渐回归正常。芯测科技(上海芯复瑞)献上万分诚挚的谢意邀请重要贵宾，参加芯测科技(上海芯复瑞)于台湾喜来登所举办的一年一度岁末年终感恩茶会。

TSRI 寒假训练课程圆满结束



亚洲唯一专注于内存测试与修复解决方案的 EDA 工具与 IP 供应商芯测科技(上海芯复瑞), 独家供应内存测试与修复解决方案并提供定制化设计的服务。为协助半导体产业发展与培育芯片设计实作人才并扎根学术研究, 芯测科技(上海芯复瑞)今日于台湾半导体中心 TSRI 所举办的 112 年寒假芯片设计课程办理「数位芯片内嵌式内存瑕疵侦测原理与实作」训练课程。

芯测科技(上海芯复瑞)表示, 参加学员多半来自知名大专院校学生与业界专业人士, 希望借此课程, 达到培育科技人才之效益。本次课程由芯测科技(上海芯复瑞)资深研发团队合力打造, 除介绍 EDA 工具之 EZ-BIST 外, 现场还提供 EZ-BIST 的实作课程。透过循序式的实作课程设计, 搭配研发团队的辅助, 让每位学员在实作过程中, 完整学习 EZ-BIST 的操作流程。

EZ-BIST 内存测试电路开发环境是采用图形化操作介面(GUI)的 EDA 工具, 内建丰富的内存测试演算, 让工程师可以根据芯片开发的工艺与芯片应用来选择最适当的演算, 使内存测试演算的电路实现变得更加容易, 并充分发挥技术极限, 缩短所设计之芯片进入市场的时程。

Webinar 线上研讨会



iSTART-TEK 提供各式符合安全性规范的车用电芯片解决方案与诊断工具, Diagnosis ATE Tool 能让芯片开发人员快速且轻松地读取 ATE Log 内存错误资讯。