

iSTART iReport

➤ 新聞 News

[芯測科技成功取得 ISO 9001:2015 認證 P1](#)

[POT 2.0 為芯測科技贏得更多車用電子晶片供應商的青睞 P2](#)

➤ 技術文章 White Paper

[最適合車用電子晶片開發的記憶體測試與修復診斷開發工具 P3](#)

➤ 活動 Event

[Year-End Tea Party 台灣歲末年終茶會..... P8](#)

[TSRI 寒假訓練課程 P9](#)

[Webinar 線上研討會 P9](#)

芯測科技成功取得 ISO 9001:2015 認證



專注於記憶體測試與修復解決方案
芯測科技，獨家供應記憶體測試與
修復解決方案並提供客製化設計服
務的公司，在嚴格的品質要求上，
成功獲得「ISO 9001:2015」認
證。

「品質管理」是許多卓越企業的關鍵成功因素，使企業能提供客戶極為滿意的產品與服務。自成立以來，芯測科技始終專注於記憶體測試與修復解決方案及客製化設計服務的每一個細節，透過與客戶緊密合作，為客戶建構最佳化的記憶體測試與修復方式。我們將進一步優化和規範各項管理制度，不斷提高體系運行的有效性，不斷提高公司的管理水準，共同推進公司的快速發展。

芯測科技表示，這次 ISO 9001 的認證審核是對公司各項工作的一次全面檢查，順利獲得 ISO 9001:2015 品質管理標準系統認證，說明芯測科技已建立了符合 ISO 國際標準化組織的品質管理系統，具備持續穩定向客戶提供高品質服務的能力。未來，芯測科技會持續精進、不斷尋求改善，提供給客戶更卓越的服務品質。ISO 9001:2015 認證確保芯測科技的記憶體測試與修復解決方案及客製化設計服務符合國際要求，增加芯測科技的國際競爭力。

POT 2.0 為芯測科技贏得更多 車用電子晶片供應商的青睞



專注於記憶體測試與修復解決方案芯測科技，供應記憶體測試與修復解決並提供客製化設計的服務，主要產品包括 EDA 工具與 IP(矽智財)。隨著車市加溫，目前全球汽車大廠爭相投入的研發方向多以如何生產更安全、舒適、方便的高科技車輛為主要目標。

芯測科技表示，權利金合約大多來自車用電子晶片供應商，過去 START™ v3 與 EZ-BIST 能獲得車用電子晶片供應商的青睞的原因在於，POT 1.0 的車用電子晶片設計專屬功能，能充分符合車用電子晶片開發商對於車用電子晶片的設計需求。

近期，芯測科技推出『POT 2.0 的車用晶片專屬功能』於 START™ v3 與 EZ-BIST 內，POT 2.0 不僅能協助開發單位更快、更省、品質更好的開發出符合規範的電子元件，其簡單、好用的特性，也深獲許多開發單位喜愛。POT 2.0 增加更多使用的場景，包含將測試流程記錄於 ROM(Read-Only Memory)來加以控制使用場景，也能以 RTL 的形式或利用一個信號(Signal) 來控制使用場景，甚至可以透過 CPU(Central Processing Unit)來加以控制使用場景。

除了增加使用場景外，POT 2.0 新增上電後『記憶體即時監控』的設計，讓車用電子晶片上電後，可立刻進行記憶體測試，並將晶片內發生錯誤的記憶體立刻加以修復。再透過『記憶體即時監控設計』針對修復後的記憶體進行檢測，加以確保修復後的記憶體是否能正常運作，維持晶片的正常運行。

另外，POT 2.0 加入『記憶體測試電路自我檢測(Error Injection)』的設計，加以確保記憶體測試電路的正確性，並支援芯測科技的專利化『累加式記憶體測試與修復設計』，除了讓車用電子晶片上電後，立刻進行記憶體測試和修復流程，在足夠的備援記憶體下，還可以搭配『記憶體即時監控設計』，進行晶片內記憶體反覆測試與修復流程，讓車用電子晶片符合所有的安全性規範。

芯測科技表示，POT 2.0 的功能，強化了 START™ v3 與 EZ-BIST 對於車用電子晶片的安全性設計，也讓芯測科技贏得更多車用電子晶片供應商的合約。

最適合車用電子晶片記憶體測試與開發的診斷工具

現今記憶體測試常使用自動測試裝置(Automatic test equipment, ATE)來進行測試，首先 START™ v3 會提供給 ATE 所需要的 memory test pattern 來進行測試，ATE 會產出測試結果 ATE log 檔，而 ATE log 的內容為 0、1 的訊號，要去診斷判讀會較繁瑣與不易，因此為了方便快速分析記憶體在 ATE 測試後的結果，START™ v3 開發診斷 ATE 工具，需搭配芯測科技自家工具產出的檔案做配合就可方便分析錯誤記憶體資訊。芯測科技還有開發一款以 PC base 的 EZ-Debug (JTAG 轉 USB 的診斷工具)，可以針對非量產 chip 以及開發中的 chip 進行診斷，可以省下 ATE 測試的成本還可以即時的知曉診斷結果。

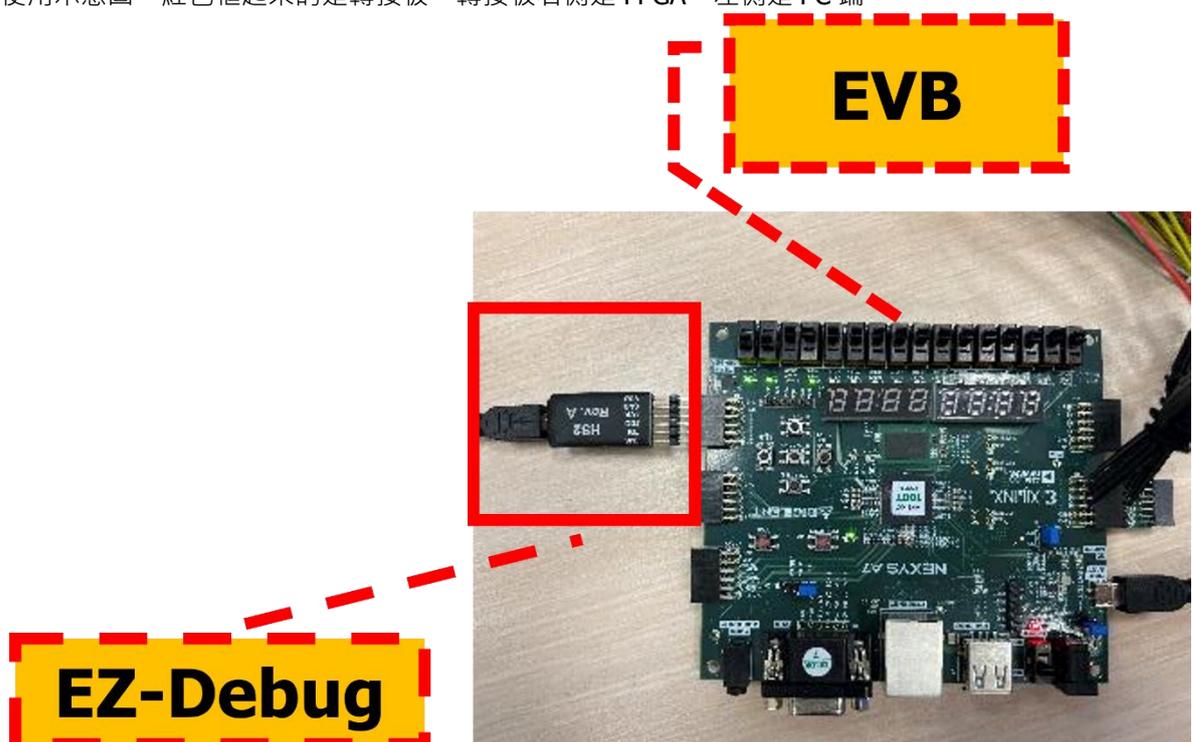
一、EZ-Debug (JTAG 轉 USB 的診斷工具)

1. EZ-Debug 架構:

EZ-Debug 可以方便進行診斷，EZ-Debug 主要是透過轉接板來對 PC 與 FPGA 進行溝通，此 FPGA 是在模擬非量產 chip 或是開發中的 chip，轉接板與整體工具的規格示意圖如下圖所示。PC 與轉接板是用 USB 做連接，轉接板配合工具會將訊號轉換成 JTAG(IEEE1149.1)，再送給 FPGA/IC 進行診斷。



下圖為實際使用示意圖，紅色框起來的是轉接板，轉接板右側是 FPGA，左側是 PC 端。



2.實際使用:

在 PC 端安裝完 EZ-Debug 後,即可開始使用診斷工具,首先可以要參閱做完整合的 INTEG testbench 中 bist_testing 這個 task,在這個 task 中我們可以找到下圖的 CMD_DATA 資訊,依照下圖資訊即可填寫設定 input binary value 去使用 JTAG(ieee1149.1)的 TDI 做 send_command,即可開始測試。

```
top_default_CMD_DATA = {top_default_DIAG, top_default_ALG,
                        top_default_SEQ_ID, top_default_GRP_ID,
                        top_default_MEB_ID, top_default_MEN};
```

訊號解釋:

Controller_name_DIAG: 是否要執行 Diagnosis, 當設定為時 1 為啟動。

Controller_name_ALG: 當 BFL 選項中有開啟 program_algorithm 時,在 testbench 中就產生 Controller_name_ALG 的指令可以來控制想要測試的 algorithm。

Controller_name_SEQ_ID、**Controller_name_GRP_ID**、**Controller_name_MEB_ID**: 都是用來指定目前要做測試的 memory 的 ID。

Controller_name_MEN: Controller BIST enable 的指令, 當設定為時 1 為啟動。

JTAG 的 TDO 會產出 capture_commad, 而 capture_commad 可參考下圖 INTEG testbench 中的 test_result 的訊號排列,即可解讀 capture_commad 的內容。

```
{top_default_MGO, top_default_MRD,
top_default_SRD, top_default_LATCH_GO} = top_default_test_result;
```

訊號解釋:

Controller_name_MGO: 為 BIST 測試結果, 當 BIST 測試 fail 時, 為 0。

Controller_name_MRD: 為 BIST 測試完成時, 會為 1。

Controller_name_SRD: 當 Diagnosis Data 已準備好時, 會為 1, 即可進行 capture Diagnosis Data。

Controller_name_LATCH_GO: 此訊號的 width 是依照 START 所產出的 meminfo 檔中的 memory 數量而定, 當 LATCH_GO 的每個訊號從 1 變到 0 時, 代表此顆 memory 測試 fail。

二、診斷 ATE 工具

設定 START™ v3 (BFL & BII) :

1. 設定 *.bfl :

- A. 開啟設定 diagnosis_support 與 diagnosis_width_info
 - I. diagnosis_support : START™ v3 提供診斷模式並回報診斷資訊。
 - II. diagnosis_width_info :將測試資訊的長度對齊，方便診斷與判讀。
- B. diagnosis_faulty_items : 提供使用者選擇診斷的資訊，以便符合自家的設計，可選擇的資訊包含：演算法、運算單元、演算法元素、記憶體分群位置、記憶體位址、記憶體資料。

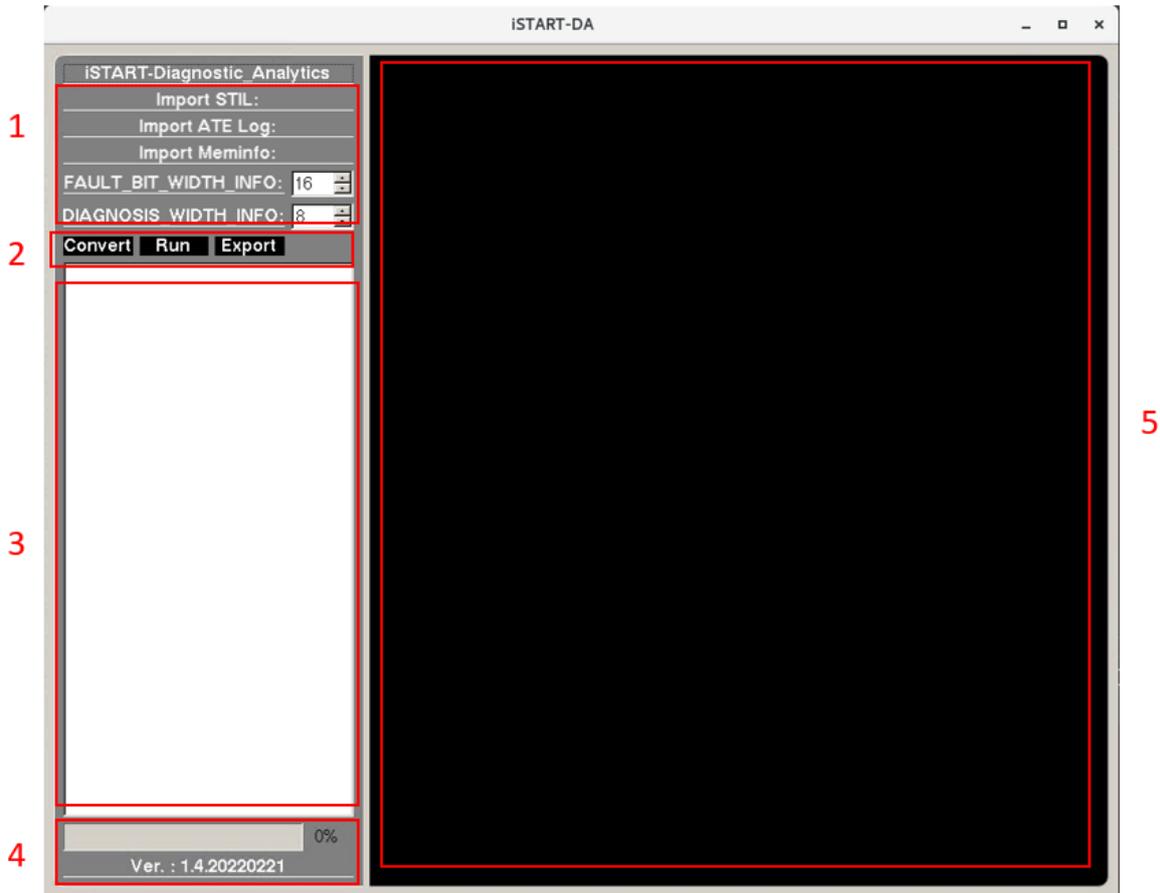
```
define{BIST}
  set diagnosis_support      = yes      # yes, no
  set diagnosis_width_info  = yes      # yes, no
  set diagnosis_faulty_items = algorithm, operation, element, seq_id, grp_id, address, ram_data,
```

2. 設定 *.bii :

- A. 在 define{Testbench}[INTEG_tb]下，file_format 選擇 STIL，在模擬後產生 memory test pattern 的 STIL 檔案。

```
define{Testbench}[INTEG_tb]
  set pll_wait_cycle      = 10
  set reset_cycle        = 10          # integer bigger than 0
  set file_format        = STIL      # verilog, STIL
```

診斷工具介面介紹：



1. 檔案與設定：

- A. 輸入 ATE 的 STIL 檔：STIL 檔會依照 START™ v3 所開的選項產出對應 Memory Test Pattern(如上述所 START™ v3 設定)
- B. ATE log：ATE 測試完結果的檔案
- C. meminfo 檔：由 START 所產生，其內容會包含所有記憶體的所有資訊。

```
# if the instance is the alais type , The ** is .
[DOMAIN=top_default, cycle=100.0ns]
[CTR] # Hier: top
[SEQ] # No.= 1,InstanceNo= 3,SEQ_max_addr_size= 1024,Hier: top u_t1
  [GROUP] # No.=1_1
    [SP=1_1_1, byp=no, diag=no, q_pipe=no, repair=no] sram_sp_1024x32
    [SP=1_1_2, byp=no, diag=no, q_pipe=no, repair=no] sram_sp_1024x32
    [SP=1_1_3, byp=no, diag=no, q_pipe=no, repair=no] sram_sp_1024x32
  [SEQ] # No.= 2,InstanceNo= 1,SEQ_max_addr_size= 24,Hier: top u_t1
    [GROUP] # No.=2_1
      [2P=2_1_1, byp=no, diag=no, q_pipe=no, repair=no] rf_2p_24x28
  [SEQ] # No.= 3,InstanceNo= 1,SEQ_max_addr_size= 1024,Hier: top u_t1
    [GROUP] # No.=3_1
      [DP=3_1_1, byp=no, diag=no, q_pipe=no, repair=no] sram_dp_1024x64

###Total mbist memory instance = 5
###Total SRAM/REGFILE = 3
###Total SRAM_2P = 1
###Total SRAM_DP = 1
###Total ROM = 0
###top_default algorithm is= (March C- @2P,SOLID) (March C-,SOLID) (March C+,SOLID) (March C- @DP,SOLID)

#####Not Group Memory List#####
```

Hierarchy

```
top u_t1 ram_1
top u_t1 ram_2
top u_t1 ram_3

top u_t1 u_2p

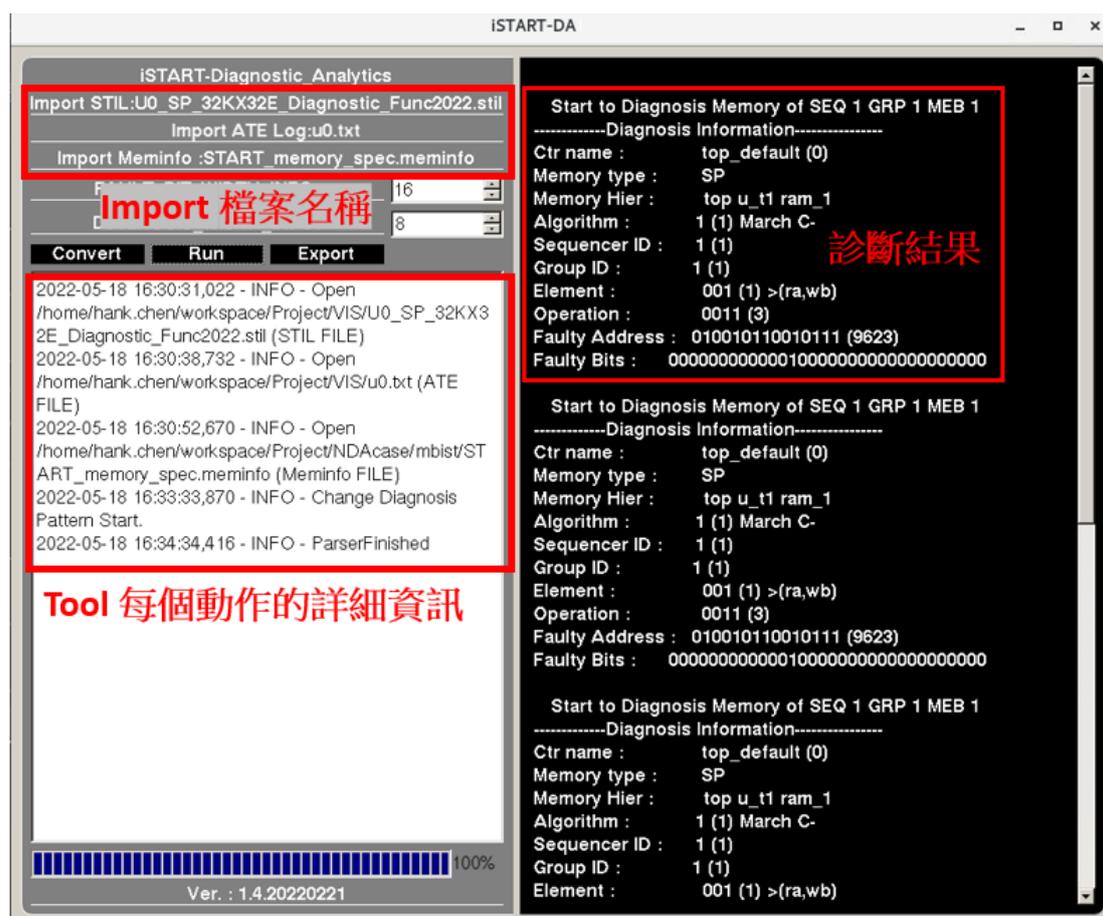
top u_t1 u_dp
```

設定 FAULT_BIT_WIDTH 與 DAGNOSIS_WIDTH。

2. Convert(資料轉換鍵)：當輸入完所有檔案，即可執行轉換。
Run(執行按鍵)：轉換完成後，即可執行分析。
Export(輸出檔案按鍵)：可將分析結果用 txt 檔做輸出。
3. Tool 執行資訊：Tool 所執行的資訊與狀態都會在此說明
4. 執行的進度條與版本號。
5. Tool 分析結果：此區會產生 Tool 分析的結果。

分析方式：當工具輸入完所有檔案與設定之後，會先分析 ATE 的結果檔，會先找尋在哪一個 Pattern 出錯，並對照 STIL 檔案找出對應的一整段 test command 兩者再做分析，分析完後，要將結果輸出時會對照著 meminfo 檔案中 memory 的順序印出有問題的 memory 資訊。

分析結果：工具分析如下圖，右邊區塊會顯示測試有誤的記憶體之詳細資訊，詳細資訊中包含：控制器、記憶體種類、記憶體階層以及在 START™ v3 的 diagnosis_faulty_items 所設定的資訊。



作者：陳政穎 高級工程師

Year-End Tea Party



COVID-19 減少了人們見面互動的次數，如今在病毒共存的政策下，生活漸漸回歸正常。芯測科技獻上萬分誠摯的謝意邀請重要貴賓，參加芯測科技於新竹喜來登所舉辦的一年一度歲末年終感恩茶會。

TSRI 寒假訓練課程圓滿結束



亞洲唯一專注於記憶體測試與修復解決方案的 EDA 工具與 IP 供應商芯測科技，獨家供應記憶體測試與修復解決方案並提供客製化設計的服務。為協助半導體產業發展與培育晶片設計實作人才並扎根學術研究，芯測科技今日於台灣半導體中心 TSRI 所舉辦的 112 年寒假晶片設計課程辦理「數位晶片內嵌式記憶體瑕疵偵測原理與實作」訓練課程。芯測科技表示，參加學員多半來自知名大專院校學生與業界專業人士，希望藉此課程，達到培育科技人才之效益。本次課程由芯測科技資深研發團隊合力打造，除介紹 EDA 工具之 EZ-BIST 外，現場還提供 EZ-BIST 的實作課程。

透過循序式的實作課程設計，搭配研發團隊的輔助，讓每位學員在實作過程中，完整學習 EZ-BIST 的操作流程。

EZ-BIST 記憶體測試電路開發環境是採用圖形化操作介面(GUI)的 EDA 工具，內建豐富的記憶體測試演算法，讓工程師可以根據晶片開發的製程與晶片應用來選擇最適當的演算法，使記憶體測試演算法的電路實現變得更加容易，並充分發揮技術極限，縮短所設計之晶片進入市場的時程。

Webinar 線上研討會



iSTART-TEK 提供各式符合安全性規範的車用電子晶片解決方案與診斷工具，Diagnosis ATE Tool 能讓晶片開發人員快速且輕鬆地讀取 ATE Log 記憶體錯誤資訊。