

iSTART

January 2026

# iSTART iReport

芯測科技電子報第 14 期



## 芯測科技獲 2025 亞洲金選獎 「年度最佳 EDA」 殊榮



芯測科技於 2025 亞洲金選獎 (EE Awards Asia) 中脫穎而出，旗下自主研發的 EDA 工具 START™ v5 (SRAM 測試與修復解決方案) 榮獲「年度最佳 EDA (Best EDA of the Year)」殊榮，並由芯測科技王筱萍副總經理於2025年12月5日代表領獎。

START™ v5 是以公司專利技術「用於產生記憶體自我測試演算法電路之方法 (METHOD FOR GENERATING A MEMORY BUILT-IN SELF-TEST ALGORITHM CIRCUIT)」為核心所打造的高階記憶體測試與修復平台。此技術自 2022 年取得台灣專利後，於 2023 年 10 月成功取得美國專利，象徵芯測科技於國際記憶體測試領域的研發突破獲得全球專業肯定。本次獲得亞洲金選獎，更進一步展現台灣 EDA 技術在國際舞台上的實力與創新能量。

亞洲金選獎由 EE Times Asia 與 EDN Asia 聯合主辦，為亞太地區最具指標性的電子產業年度評選之一。獎項由跨國評審團與工程師票選共同決定，旨在表揚於電子設計、半導體製程與技術創新領域具有卓越貢獻的企業與產品。本次得獎彰顯了 START™ v5 的技術創新與實務價值獲得專業市場高度肯定，並確立了芯測科技在記憶體測試與修復技術領域的產業領導地位。

傳統記憶體測試演算法常因重複測項造成測試時間冗長、製造成本上升、演算法缺乏客製化彈性等問題，START™ v5 的 UDA 模組化演算法架構，徹底改善了這些問題。透過可編輯、可客製化的測試元素，工程師能刪除冗餘測試項目、客製化測試流程，並針對不同製程與 SRAM 設計快速調整策略。如此一來，便能縮短測試時間、大幅降低成本，同時提升測試覆蓋率、強化晶片良率與產品可靠度，並降低 DPPM。

START™ v5 所展現的彈性架構、演算法可擴展性與良率優化能力，使其成為多家國內外先進 IC 設計企業提升良率的重要工具。芯測科技表示，此次獲得「年度最佳 EDA」獎項，不僅是對公司研發團隊的肯定，更強化了其持續投入先進製程、高可靠度測試技術的決心，未來將持續協助更多客戶在先進製程環境中攻克記憶體測試挑戰，改善設計效能並提升量產可靠度。

## 面對汽車與工業領域合規新挑戰 該如何因應？

汽車與工業領域的合規要求在近十年快速增加，品質管理、功能安全、網路安全與資安等多項標準同時並行，半導體供應商面臨的挑戰已不再是單一標準，而是多標準疊加帶來的複雜管理問題。

各項標準雖各有側重，但皆圍繞風險管理、流程規範、可追溯性與證據留存等核心概念。面對此趨勢，分散管理的作法已難以為繼，企業需建立統一的合規生態系統，整合不同標準的要求，讓實施成果彼此支撐。合規不再只是一次性的認證，還需要貫穿產品全生命週期，並透過工程實踐與持續優化落實。工程師在其中扮演關鍵角色，必須將合規思維融入設計、研發與測試流程，才能從源頭降低風險，將合規轉化為競爭優勢。

在多標準並行、合規要求不斷疊加的環境下，真正的挑戰不只在於理解法規，而是如何在工程層級，把功能安全要求轉化為可追溯、可驗證的設計與測試結果。面對多標準疊加的車規與工業合規挑戰，芯測一直專注於幫助客戶落地功能安全。我們的先進 EDA 工具不僅符合 ISO 26262 TCL1 標準，還主動執行 FMEDA 分析，讓工程師能在設計與測試階段就建立完整、安全的晶片證據，將合規從文件要求轉化為可驗證的工程實務。

## 芯測科技「AI 智能即時對話」持續優化官網互動體驗



芯測科技官方網站所推出的「AI 智能即時對話」功能，自上線以來，已成為訪客快速取得產品與服務資訊的重要輔助工具。透過即時回應的互動設計，協助使用者更有效率地找到所需內容，減少在網站中反覆搜尋的時間。

AI 智能即時對話可依使用者提問，即時提供產品介紹、技術規格、應用說明與相關頁面導引，讓訪客在瀏覽官網時，不必逐頁查找，即可快速掌握重點資訊。對首次造訪的訪客而言，可更快理解芯測科技的產品架構與解決方案；對既有客戶與合作夥伴來說，也能成為查詢資料時的即時入口。

透過標準化的回應內容與清楚的頁面導引機制，AI 對話功能有效提升官網資訊的可讀性與可達性，使使用者在短時間內完成資訊確認，整體瀏覽流程更順暢、明確。

芯測科技表示，AI 智能即時對話的導入，是官網服務體驗持續優化的一環。未來將依實際使用情況，逐步擴充回應內容與應用情境，讓官網不僅是資訊展示平台，更能即時回應訪客需求。

## 芯測科技受邀於 ICCAD 專訪 展現車規級記憶體測試與修復技術實力



芯測科技於今年積體電路設計業展覽會 (ICCAD) 期間接受半導體媒體「愛集微」專訪，由上海芯復瑞王筱萍總經理與謝太平副總經理分享公司在記憶體測試與修復領域的核心技術。王總經理表示，芯測專注於 MBIST 與 MBISR 解決方案，協助晶片在量產前即偵測並修復記憶體缺陷，有效提升良率與可靠性。其自主 EDA 工具現已廣泛應用在車規晶片、AI、HPC、網通與消費性電子等市場，持續擴大技術影響力。

謝副總經理指出，芯測具備通過 ISO 26262 TCL1 認證的專利化記憶體修復功能，並自主完成 FMEDA 安全分析，符合車用晶片最嚴格的功能安全規範。此外，芯測透過 UDA + TEC 平台協助客戶自訂 SRAM 測試演算法，目標將 DPPM 降至 0；全新推出的 AI 工具 MART 也能快速推薦最佳測試演算法，大幅提升工程效率。公司亦提供完整的 eFlash 測試與修復方案，兼具高覆蓋率與高修復能力，有效提升晶片品質。

展會期間，芯測科技也準備精美小禮，歡迎參觀者至展位交流技術趨勢與市場需求。透過此次專訪曝光，芯測再次展現其在記憶體測試與修復領域的領先能力，並將持續以創新技術協助客戶打造高可靠度晶片。

## 昇顯微採用芯測科技 START™ 成功實現 28nm 顯示控制 IC 量產

昇顯微電子最新一代 28nm 顯示控制 IC 已正式量產，過程中採用芯測科技自主研發的 START™ v5 記憶體測試與修復平台，以確保晶片在量產階段的高可靠度與高良率表現。

昇顯微電子是擁有自主智慧財產權的驅動晶片設計公司，專注於當下熱門的 AMOLED 顯示面板驅動晶片開發，產品廣泛應用於智慧手機與智慧穿戴等消費性電子產品。

在此次專案中，昇顯微電子導入了 START™ v5 平台中的多項核心功能，包含 MBIST（內建自我測試）、MBISR（內建自我修復）、UDA（User Defined Algorithm）以及 TEC（Test Element Change），並結合定制化的 SRAM 測試與修復設計，協助團隊有效提升記憶體測試覆蓋率與整體良率。

在顯示控制晶片的開發中，記憶體測試是影響良率與穩定度的關鍵環節。芯測科技的 START™ 平台提供穩定且高覆蓋率的測試能力，協助昇顯微順利完成產品量產，並達成既定的品質目標。

START™ v5 具備高覆蓋率的記憶體測試演算法與可擴充的修復架構。該平台支援多項關鍵技術，包括：

- MBIST + MBISR：快速定位並修復晶片內 SRAM 缺陷，顯著提升量產良率。
- TEC：協助測試控制單元與外部測試介面協同運作，簡化量產測試流程。
- UDA：可針對不同記憶體架構進行定制化測試流程，確保高覆蓋率與低 DPPM 表現。

芯測科技表示，昇顯微此次成功量產的案例顯示，START™ 平台在顯示控制 IC 領域的實際效能已獲得驗證，未來將持續推動更多合作，協助客戶實現高可靠量產。同時，也會在明年開始有權利金的挹注。

## 芯測科技以科技專業延伸溫度 落實ESG社會關懷

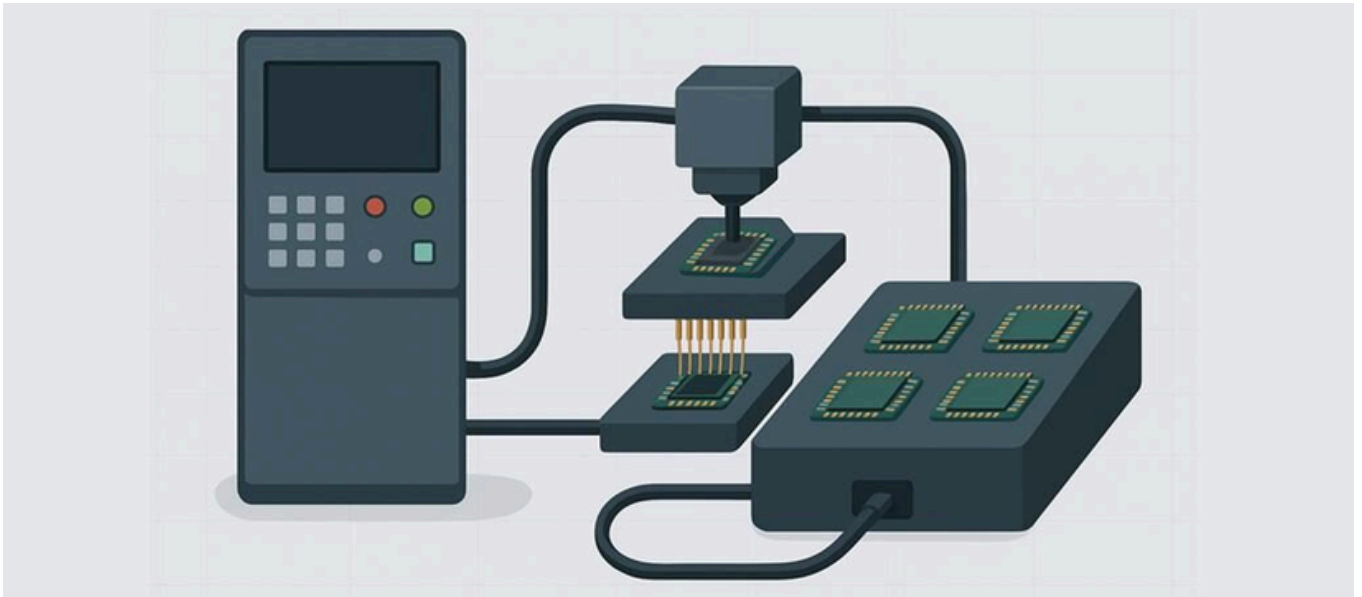


專注於記憶體測試與修復解決方案的芯測科技，除持續以創新研發為產業創造價值外，也積極實踐企業社會責任（ESG）。於 11 月 12 日，芯測科技同仁化身為陪玩哥哥與姊姊，攜手心路基金會陪伴早期療育孩童外出進行半日戶外活動，透過溫暖互動與陪伴，為孩子們帶來歡樂時光，也為彼此留下珍貴而難忘的回憶。

芯測科技表示，企業的價值不僅體現在技術實力與產品表現，更體現在對社會的回饋與責任感。公司在致力於提供最佳化記憶體測試與修復解決方案的同時，也將 ESG 理念落實於實際行動中，鼓勵同仁參與公益活動，將專業以外的關懷能量回饋社會。

未來，芯測科技將持續推動多元公益與社會參與計畫，結合企業文化與同仁力量，攜手社會夥伴共同為下一代打造更友善、更具包容力的成長環境，讓科技的進步，同時成為溫暖社會的力量。

## 五分鐘認識ATE —— 半導體量產測試背後的無名英雄



當一顆晶片完成設計、製造與封裝後，還需要經過一個重要步驟才能正式出貨，那就是「ATE測試」。ATE 全名為 Automatic Test Equipment（自動化測試設備），是半導體量產過程中不可或缺的關鍵工具。它的任務是確保每顆 IC 在功能、電氣特性與品質方面都符合規格要求，避免任何潛在缺陷流入市場。

### ATE 在半導體生產流程中的角色

從設計到出貨，一顆 IC 會經歷設計、晶圓製造、封裝、測試四大階段。其中測試階段可再細分為兩個步驟：

測試階段	測試對象	測試目的
晶圓測試 (Wafer Sort)	晶圓上未切割的裸晶	篩出功能異常的晶片，避免浪費封裝成本
成品測試 (Final Test)	封裝完成的成品 IC	驗證所有功能與電氣特性是否符合規範

這兩個階段的測試都仰賴 ATE 完成自動化操作。ATE 會透過探針卡 (Probe Card) 或測試插座 (Socket) 與晶片連接，模擬實際運作情境下的電氣訊號，以檢查晶片在不同電壓、溫度及頻率條件下的表現。

## ATE 的組成與運作原理

一台完整的 ATE 系統，主要由以下幾個部分組成：

模組	功能
測試主機 (Tester)	提供電源、時脈與數位／類比訊號
測試介面 (Handler / Prober)	負責自動搬運與定位晶片
測試程式 (Test Program)	定義測試項目與判定條件
測試治具 (Load Board / Probe Card)	實體連接晶片與測試系統的介面

在測試過程中，ATE 根據預先設定的測試程式，輸出各種訊號並收集晶片的回應。透過高速量測與比對，系統能快速判定晶片是否通過測試。對於 MCU、SoC、記憶體等高複雜度 IC，ATE 必須同時支援多通道、高頻訊號與大量測試向量，以確保測試覆蓋率與準確度。

## ATE 的關鍵角色

在晶片量產階段，ATE 是品質的第一道防線，並對整體產品良率與出貨品質有直接影響。其主要價值包括：

1. 確保功能正確，避免瑕疵品流入市場。
2. 透過測試數據監控製程穩定性，協助早期發現異常。
3. 降低 DPPM (Defective Parts Per Million)，滿足車規、工控與通訊應用的品質要求。
4. 搭配測試自動化與資料分析，提升產線效率並降低測試成本。

例如，車用 MCU 或記憶體 IC 的 DPPM 要求通常低於 10，亦即每一百萬顆晶片，最多只能容許十顆有缺陷。若沒有高效能 ATE 與嚴謹的測試程式設計，幾乎無法達到這樣的品質目標。

## 芯測如何協助提升ATE測試效率

在ATE量產測試中，「測試演算法」與「測試程式」是影響測試覆蓋率與效率的關鍵因素。芯測科技針對記憶體類產品，提供多種可與 ATE 環境整合的測試解決方案，包括：

- MBIST / eFlash BIST IP：內建測試邏輯，支援晶片自我測試，減少 ATE 測試時間。
- UDA + TEC 演算法生成平台：根據晶片架構與缺陷特性，自動產生最佳化測試序列，提高測試覆蓋率。
- 測試數據分析工具：整合量產數據，協助持續優化測試策略與良率。

這些方案能在不增加 ATE 硬體負擔的前提下，顯著提升測試效能與品質一致性。

## 總結

ATE 是半導體量產測試中最重要設備之一，也是晶片品質的最後守門員。

從晶圓到封裝成品，ATE 以高速且精準的方式為每顆 IC 把關，確保產品能穩定運作於各種應用場域中。

隨著晶片技術與測試需求不斷提升，芯測科技將持續以創新的 BIST 與測試演算法平台，協助客戶在 ATE 測試環境中達成高覆蓋率、高良率與高可靠度的量產目標。

## 影像處理與機器視覺中的SRAM測試與修復

在 ISP、工業相機、AI Vision SoC 等影像應用中，大量嵌入式 SRAM 是系統效能與判斷準確度的關鍵。任何微小的記憶體錯誤，都可能直接造成畫面雜訊、影像失真或 AI 誤判，進而影響量產品質與市場可靠度。芯測科技針對影像與機器視覺應用的高頻存取、長時間暫存與嚴苛溫度條件，提供完整的 SRAM 測試與修復解決方案。透過可彈性配置的 Memory BIST、BIRA 與 redundancy repair 架構，協助客戶在設計與量產階段即有效攔截潛在失效，顯著降低 DPPM，提升出貨良率與產品穩定度。

### 方案核心優勢

- **有效降低 DPPM**  
於量產前即攔截弱位元、溫度敏感錯誤與動態讀寫失效，避免問題流入市場。
- **提升量產良率**  
透過 row / column / block 等備援修復機制，保留可修復晶片，減少不必要的報廢。
- **支援高頻影像存取需求**  
強化動態錯誤、讀擾與交叉耦合測試，確保高速 pixel / frame buffer 穩定運作。
- **因應長時間影像暫存與 AI 運算**  
導入 retention-aware 測試與修復策略，降低多幀疊圖與 AI feature map 的資料流失風險。
- **適用車用與工業級溫度環境**  
支援高低溫延伸測試，確保系統在極端環境下仍具備長期可靠度。
- **測試效率與成本最佳化**  
透過算法彈性化與模組化架構，在維持高 coverage 的同時縮短測試時間，降低 CP 與量產成本。

### 為影像產品量產建立品質優勢

透過系統化的 SRAM 測試與修復流程，芯測科技協助影像與機器視覺晶片在量產階段建立穩定、可預期的品質表現，不僅提升良率與可靠度，更能有效控制 DPPM，強化客戶在工業、車用與 AI 視覺市場的競爭力。

 [觀看完整影片](#)

## Repair Memory Wrapper 解決小型記憶體修復的挑戰

在 SoC 設計中，小型記憶體數量龐大，若每顆記憶體都搭配一套獨立的 TRA 控制邏輯，不但造成重複邏輯、佈局壅塞，也會增加晶片面積與功耗。為解決此瓶頸，芯測科技推出 Repair Memory Wrapper，透過「多顆記憶體共用同一組修復控制邏輯」的設計理念，大幅提升修復流程效率。

Repair Memory Wrapper 的核心優勢在於整合多顆功能一致的小型記憶體，讓它們共享單一 TRA 模組，藉此減少重複邏輯、縮小面積、降低功耗，同時維持完整的修復可測性，提升整體 SoC 的可管理性。

使用者只需在 UDM (User-Defined Memory) 中設定 wrapper 參數，匯入 iSTART 工具後，系統即可自動產生修復邏輯，無需人工撰寫，使設計更直覺、降低錯誤風險。系統會依照 address 判斷需修復的記憶體，並自動回傳正確的修復資訊至對應 port，確保修復流程精準可靠。

在先進製程面積與功耗壓力日益上升下，Repair Memory Wrapper 讓記憶體修復架構更精簡、面積更小、效率更高，同時協助客戶提升良率、控制 DPPM，成為提升記憶體 SoC 效能與成本競爭力的關鍵技術。

[▶ 觀看完整影片](#)

## 市面上罕見同時達成TCL1與FMEDA的EDA工具 保障車規晶片功能安全

車用半導體在極端溫度、震動與電氣干擾下必須維持長期穩定運作，對晶片設計的可靠度與安全性提出極高要求。為協助客戶滿足國際車規標準，芯測科技深耕記憶體測試與修復技術多年，並以專利化的 EDA 解決方案打造完善的功能安全支持。

START™ 平台通過 ISO 26262:2018 TCL1，並完整導入 FMEDA（失效模式、影響與診斷分析），協助客戶在設計初期即能量化風險、識別關鍵失效模式並評估診斷覆蓋率，強化晶片安全機制與合規能力。

作為市場上少數同時具備 TCL1 認證與 FMEDA 能力的供應商，芯測科技為車規晶片開發帶來多項關鍵優勢，包括：

- 提升功能安全可信度，強化品牌競爭力
- 縮短車規專案導入時間，加速產品上市
- 提供 ASIL-A 至 ASIL-D 的完整工具支持
- 降低法規風險並提升流程一致性
- 與客戶功能安全與 ASPICE 流程高度整合

透過系統化的風險分析與合規工具鏈，芯測科技協助客戶在設計、測試與量產階段建立完整的功能安全閉環，使車用晶片具備更高的可靠度與長期穩定性。

[▶ 觀看完整影片](#)