

使用者自定義測試演算法

隨著科技的演進，新開發的先進製程記憶體，搭配市面上常見的演算法，會花費較長的測試時間，並且會有重複測試的行為。例如：使用者若同時選擇 March C+(14N)與 March C-(11N)的演算法，測試時間需要 25N。

March C+	>(wa) >(ra,wb,rb) >(rb,wa,ra) <(ra,wb,rb) <(rb,wa,ra) <(ra)
March C-	>(wa) >(ra,wb) >(rb,wa) >(ra) <(ra,wb) <(rb,wa) <(ra)

此時使用這可以自行編輯一套演算法，將中間重複的 element 去除如下所示：

```
>(wa) >(ra,wb,rb) >(rb,wa,ra) <(ra,wb,rb) <(rb,wa,ra)
>(ra,wb) >(rb,wa) >(ra) <(ra,wb) <(rb,wa) <(ra)
```

這樣測試時間就可以縮短成 23N。

上述演算法的 address 均是全部做測試，在此使用者即可用編輯演算法檔案的方式，自行定義 address 的行為，如下圖所示：

```
INST UP {
0 N;      ADR_INC; 1 W(B), N;  ADR_INC;
2 N;      ADR_INC; 3 W(B), N;  ADR_INC;
4 N;      ADR_INC; 5 W(B), N;  ADR_INC;
6 N;      ADR_INC; 7 W(B), N;  ADR_INC;
8 N;      ADR_INC; 9 W(B), N;  ADR_INC;
10 N;     ADR_INC;11 W(B), N;  ADR_INC;
12 ADR_INC;13 ADR_INC;14 ADR_INC;15 ADR_INC;
16 W(B), N; ADR_INC;17 N;      ADR_INC;
18 W(B), N; ADR_INC;19 N;      ADR_INC;
20 W(B), N; ADR_INC;21 N;      ADR_INC;
22 W(B), N; ADR_INC;23 N;      ADR_INC;
24 W(B), N; ADR_INC;25 N;      ADR_INC;
26 W(B), N; ADR_INC;27 N;      ADR_INC;
28 ADR_INC;29 ADR_INC;30 ADR_INC;31 //Loop end
}
```

由上圖可見，使用者選擇了 UP，因此 address 是從 0 開始上數，並且定義每一個 address 是否進行 WN 行為，同時可見只有 1、3、5、7、9、11、16、18、20、22、24 和 26 的 address 進行 WN 的行為，其餘的 address 均不動作，因此產生出 MASK 的電路，將不動作的行為遮蔽掉，如下圖所示。

```

case(top_default_SEQ_ADDR[4:0])
  5'd0: top_default_WMASK = 1'd0;
  5'd2: top_default_WMASK = 1'd0;
  5'd4: top_default_WMASK = 1'd0;
  5'd6: top_default_WMASK = 1'd0;
  5'd8: top_default_WMASK = 1'd0;
  5'd10: top_default_WMASK = 1'd0;
  5'd12: top_default_WMASK = 1'd0;
  5'd13: top_default_WMASK = 1'd0;
  5'd14: top_default_WMASK = 1'd0;
  5'd15: top_default_WMASK = 1'd0;
  5'd17: top_default_WMASK = 1'd0;
  5'd19: top_default_WMASK = 1'd0;
  5'd21: top_default_WMASK = 1'd0;
  5'd23: top_default_WMASK = 1'd0;
  5'd25: top_default_WMASK = 1'd0;
  5'd27: top_default_WMASK = 1'd0;
  5'd28: top_default_WMASK = 1'd0;
  5'd29: top_default_WMASK = 1'd0;
  5'd30: top_default_WMASK = 1'd0;
  5'd31: top_default_WMASK = 1'd0;
default: top_default_WMASK = 1'd1;
endcase

```

另外 Pattern 的部分，傳統的演算法，一次同時只能測試一個 Background Pattern，透過編輯演算法檔案的方式，可以一次同時測試不同的 **Background Pattern**，如下圖所示，A 有 5 組 pattern，相對的 B、C、D 就會有 5 組，使用者可以自行定義要測試的 Pattern，每次測試僅會測試一組 Pattern。

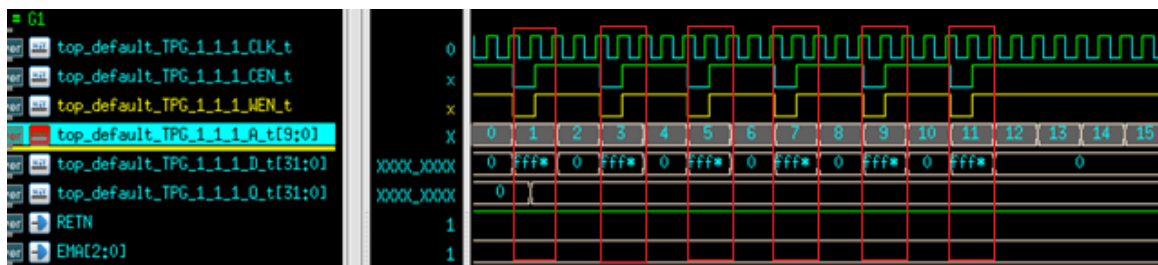
```

      A1    A2    A3    A4    A5
REPEAT_PAT A (0000, 0101, 1010, 0011, 1100);
REPEAT_PAT B (1111, 1010, 0101, 1100, 0011);

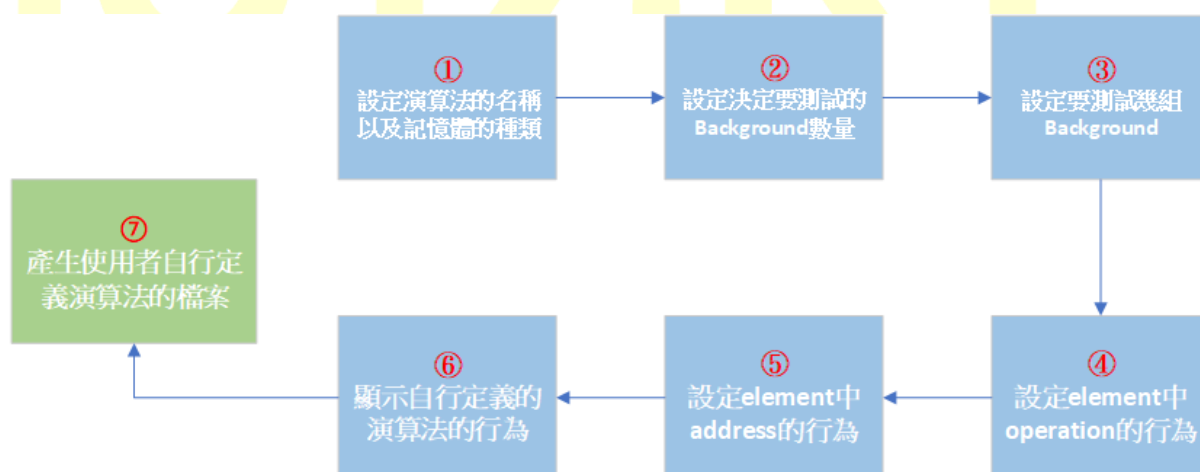
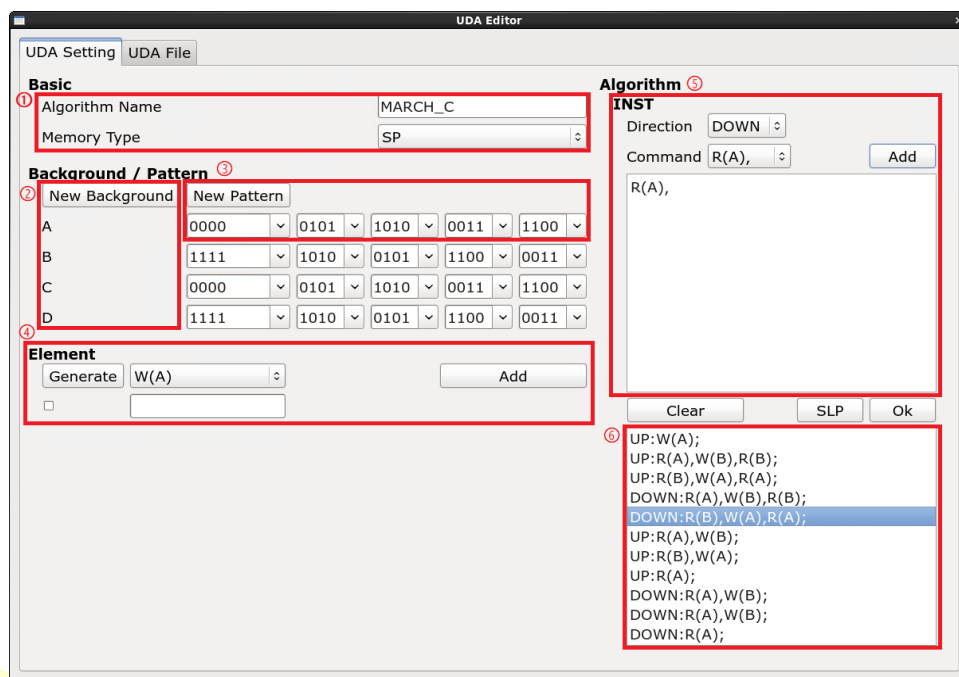
REPEAT_PAT C (0000, 0101, 1010, 0011, 1100);
REPEAT_PAT D (1111, 1010, 0101, 1100, 0011);

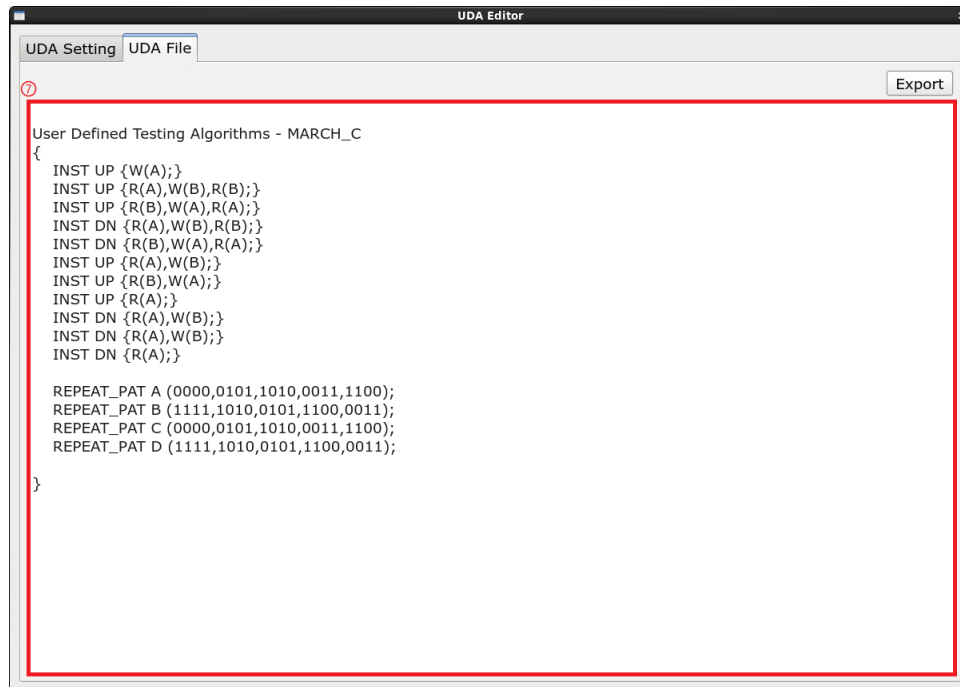
```

下圖為依據使用者定義的演算法行為，產生出的電路模擬結果，可以看到 Address 只有在定義的 1、3、5、7、9、11 的 address 做 WN 的行為。



同時也提供了 GUI 模式，讓使用者更方便編輯檔案，如下圖所示，





UDA Editor

UDA Setting UDA File

Export

User Defined Testing Algorithms - MARCH_C

```
{
  INST UP {W(A);}
  INST UP {R(A),W(B),R(B);}
  INST UP {R(B),W(A),R(A);}
  INST DN {R(A),W(B),R(B);}
  INST DN {R(B),W(A),R(A);}
  INST UP {R(A),W(B);}
  INST UP {R(B),W(A);}
  INST UP {R(A);}
  INST DN {R(A),W(B);}
  INST DN {R(A),W(B);}
  INST DN {R(A);}

  REPEAT_PAT A (0000,0101,1010,0011,1100);
  REPEAT_PAT B (1111,1010,0101,1100,0011);
  REPEAT_PAT C (0000,0101,1010,0011,1100);
  REPEAT_PAT D (1111,1010,0101,1100,0011);
}
```

本篇作者:

新聞聯絡人:

李家緯

李佳珊

主任工程師

t: +886-3-560-1667 #319

e: alice.lee@istart-tek.com