

芯測科技股份有限公司

(股票代號：6786)

報告人：賴俊澤 博士
報告日期：2020/8/14



關於芯測科技



Highlights

- 34 professional Memory testing patents in US, Taiwan, and China
- Exceeded 40 design service and IC design Corp. use iSTART solutions



Mission

- Innovated **Cost-Effective** Memory Testing and Repairing Solutions for SoC.
- Shorten customers' DFT design period and reduce design cost
- Provide fully **technique support** and **consultant**
- Highly applicable for modern advanced design and architecture



Opportunity

- BIST and BISR's requests of advanced technology node applications including **AI**, **Edge computing**, **Multimedia** and **TCON**
- BIST's requests of **mutual** technology node applications including **Fingerprint recognition** and **IoT devices**
- **eFlash** BIST and BISR IP passed **ISO26262** authentication



芯測科技在做什麼？

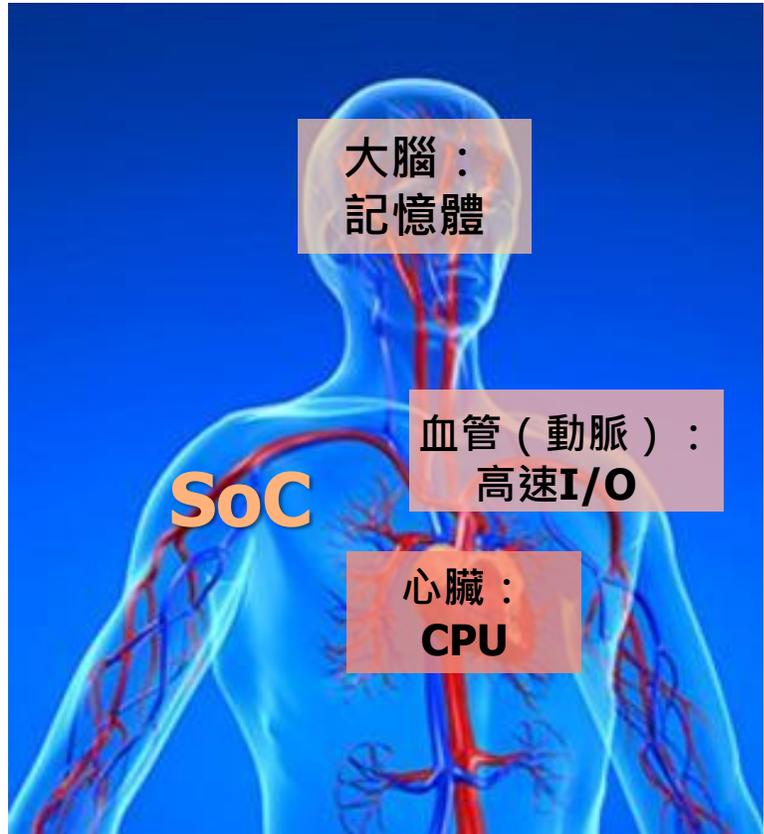
記憶體測試與修復是什麼？

- ◆ 以『種植水蜜桃的技術』來比喻『製程』的演進。
- ◆ 當『製程』越來越『先進』代表水蜜桃的『種植技術越好』。
- ◆ 『種植技術越好（製程）』代表『果核（數位與類比電路）』越來『越小』、『果肉（記憶體）』越來『越多』。



- ◆ 芯測科技的『**Testing Technology**』在於**檢測出**：
 - 果肉中的『**黑點**』。
 - 『**黑點**』是用來比喻成記憶體中的『**缺陷**』的『**位置**』。
- ◆ 芯測科技的『**Repairing Technology**』在於：
 - 利用『**備援記憶體**』進行記憶體**缺陷處**的『**位置**』的『**置換**』以維持SoC的正常運作。

記憶體測試與修復是什麼？



◆ 為何需要記憶體？

- HPC (High Performance Computing) 相關系統晶片 (SoC) 內的**CPU**所執行的『程式』都需要存在『記憶體』。
- 隨著先進製程 (28nm、16nm、10nm、7nm、5nm) 的普及化，越來越多『HPC』SoC出現。
- HPC SoC內都會伴隨著許多複雜的『演算法』。
- 程式設計者必須把複雜的『演算法』用『程式語言』實現為『程式』。
- 為了儲存這些複雜的『程式』，『記憶體的容量』就必須要『提昇』。所以『記憶體』的重要性與日俱增。

芯測科技的技術可以用在哪些記憶體？

目前常見的記憶體種類





芯測科技的產品

EDA工具

START (SoCs' memory Test And Repair Technology)

Features & Applications

EZ-BIST

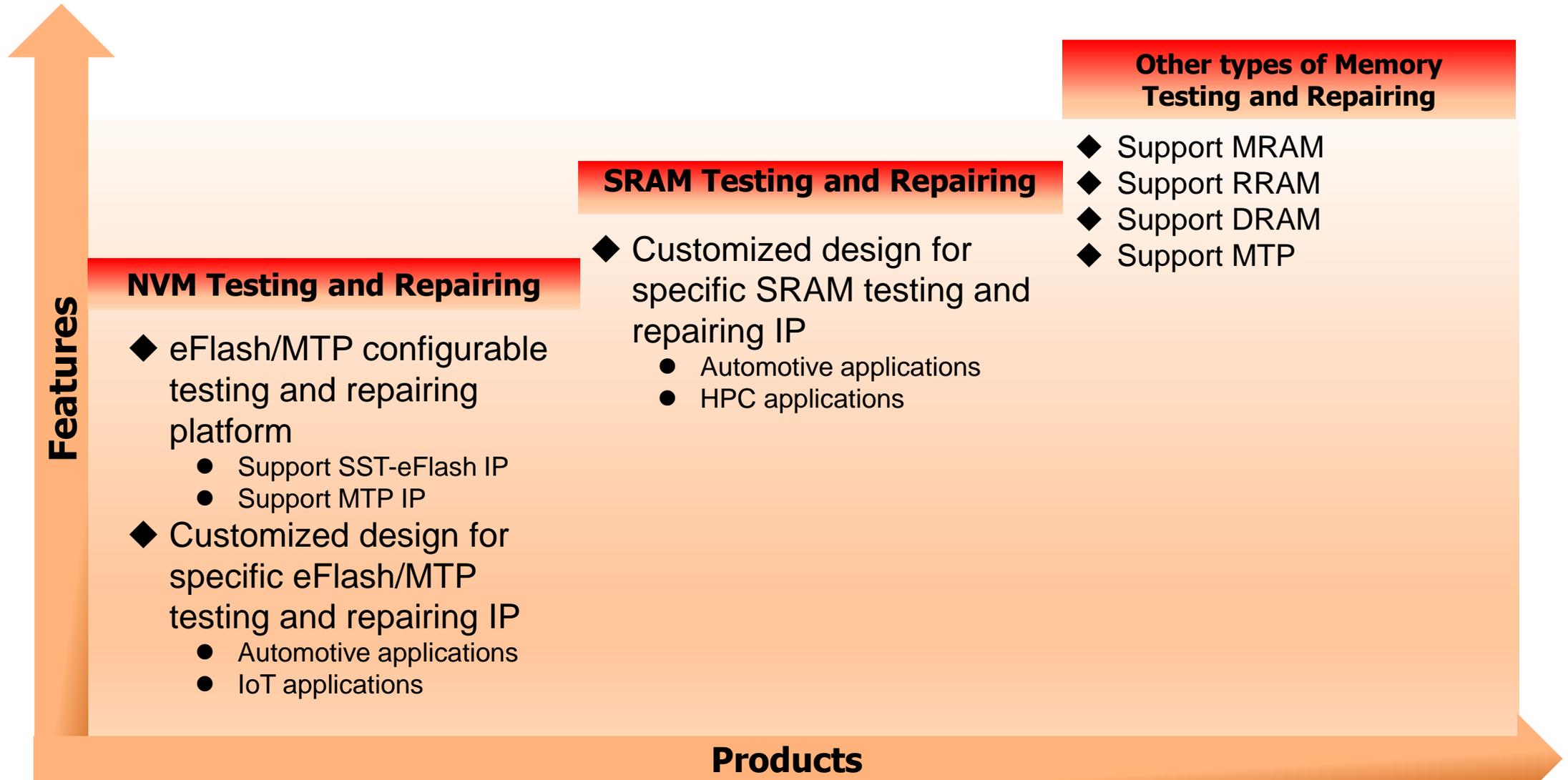
- ◆ MCU Controller Applications
- ◆ Memory instance smaller than 50
- ◆ Easy setting by using GUI
- ◆ Without using Repairing technology
- ◆ Applications
 - Fingerprint recognition
 - Touch and Driver
 - TCON
 - IoT

START v2.0

- ◆ Bottom-Up Circuit Insertion Flow
- ◆ Multi-Chain Power Consumption Flow
- ◆ Auto-Gating Clock Cell insertion Flow
- ◆ POT (Power_On Testing) Flow
- ◆ DMT (Dynamic Memory Testing) Flow
- ◆ Support MRAM
- ◆ Interface: IEEE 1687
- ◆ Applications:
 - AI
 - Edge computing
 - Network
 - High resolution TCON
 - AIoT

Products

矽智財 (IP)



技術門檻 – 專利

SRAM Testing and Repairing

-  Test pattern generator for SRAM and DRAM
-  ALGORITHM INTERGRATING SYSTEM AND INTEGRATING METHOD THEREOF
-  EMBEDDED TESTING MODULE AND TESTING METHOD THEREOF
-  HYBRID SELF-TEST CIRCUIT STRUCTURE
-  Method for Repairing Memory and System Thereof

NVM (Non-Volatile Memory) Test and Repair IP

-  Built-In Self-Repair Method for NAND Flash Memory and System Thereof



為什麼需要EDA與IP?

為什麼需要IP?

- ◆在台灣做 **IP** 生意的企業很少，但林孝平¹卻堅決看好。他舉例，一家專注開發手機 **CPU**（中央處理器）的企業，未必要聘員工開發電源管理 **IC**，而可以向 **IP** 公司採購，**節省研發成本與時間**。同時，**因 IP 公司的 IP 多已經過晶圓代工廠驗證，等同有品質保證，可以降低客戶出錯機率**。「**IC** 設計公司產品一個小地方設計失誤，一個光罩就毀了，有些公司可能半條命就不見。」
- ◆林孝平從事的設計服務業，「**服務**」是重要關鍵。相較下，宋栢安²認為做 **IP** 則像創作藝術品。一個 **IP** 的價值要能極大化，得將效能打磨到極致，讓市場上所有客戶都願意採用；但同時，又要能配合不同客戶，微調客製化，讓每個 **IP** 像獨一無二的藝術品。
- ◆**客製化**設計為客戶提升產品競爭力。

*節錄自商業週刊

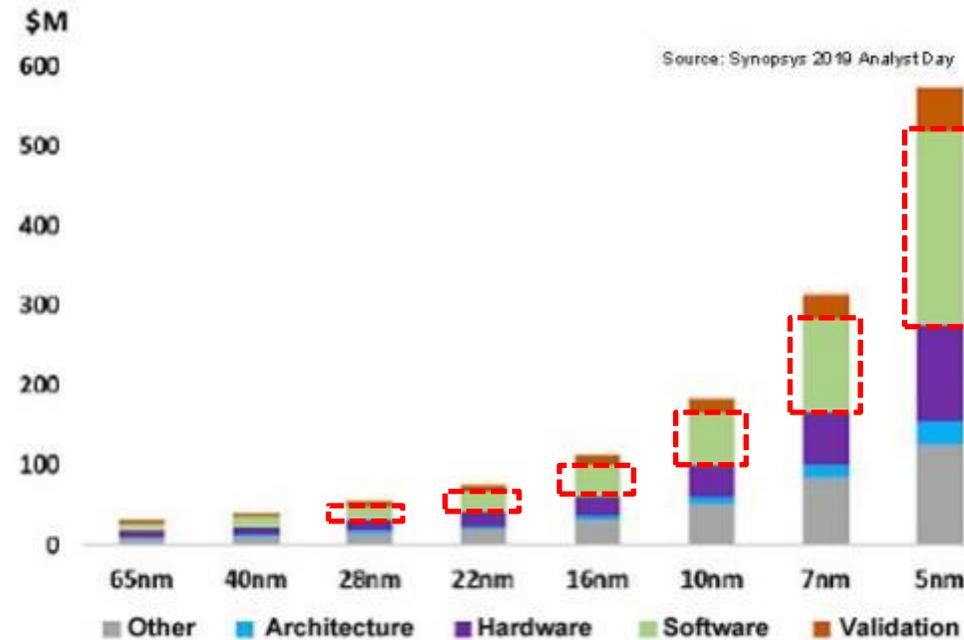
註1:M31：董事長

註2:Cadence：總經理

為什麼需要EDA工具？

- ◆如果說晶片是子彈、是糧食的話，那麼晶片**EDA工具**則是**製造子彈**、**加工糧食的工具**，其重要性可見一斑。
- ◆使用**EDA工具****縮短IC設計時間**與**降低IC的成本**。
- ◆**IC產業**發展非常迅速，**IC產業**出現了很多新的方向，比如**AI**、**IOT**、**AIoT**等，而且晶片公司起點高，也採用了很多最新的工藝，比如**28nm**、**16nm**、**12nm**和**7nm**。給中小**EDA**公司帶來了很多新的機會，因為**EDA**大廠在**某些**方面**尚無**成熟的解決方案，而中小**EDA**公司**已經**提供了相關解決方案。
- ◆許多**EDA**公司不僅提供**EDA**軟體，**同時也提供IP**，這個模式目前**越來越流行**，其中有一個重要原因是：為提高**IP**的**性能**，**EDA**公司可以**定製開發**一些**EDA**功能來提升**IP**的質量，而普通的**IP**公司這方面有一定欠缺。

EDA工具的重要性



- ◆ As some market footprints in both **hardware platform** and **chips** become **smaller**, while **features** and **functions increase**, especially in IoT environment driven by **more connectivity** and **higher volumes of data**, the systems-on-chip (SoC) **costs will increase**.
- ◆ OEMs and their EMS/ODM vendors will need to keep their **EDA tools** updated as **IoT** and **5G** smart manufacturing becomes **more prominent in manufacturing supply chains**.
- ◆ The cost for companies to design a **5nm** chip will likely be nearly **100% larger** than the cost to design a **7nm** chip, while costs to design a **7nm** chip is **~35 percent higher** than a **10nm** chip design



市場分析

EDA市場規模

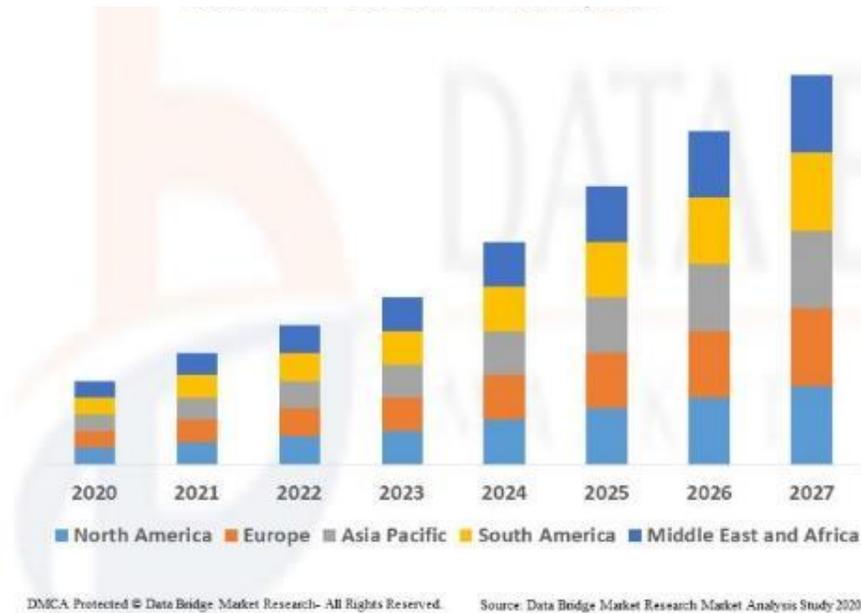
- ◆ The global **Electronic Design Automation software market size** was valued at **USD 8.06 billion** in **2018** and is expected to register a CAGR of **8.9%** from **2019** to **2025**.
- ◆ The ability of this software to **eliminate manual errors** and to **reduce the time and cost** associated with designing electric circuits is expected to be a major factor **spurring** the growth.
- ◆ Other factors expected to positively impact the market include incorporation of **machine learning concepts to reduce the designing costs** by allowing the tools to **suggest solutions** for common designing issues.

EDA市場規模

Electronic Design Automation Software Market Report Scope

Report Attribute	Details
Market size value in 2020	USD 9,401.3 million
Revenue forecast in 2025	USD 14,544.1million
Growth Rate	CAGR of 8.9% from 2019 to 2025
Base year for estimation	2018
Historical data	2014 - 2017
Forecast period	2019 - 2025
Quantitative units	Revenue in USD million and CAGR from 2019 to 2025
Report coverage	Revenue forecast, company ranking, competitive landscape, growth factors, and trends
Segments covered	End-use and region.
Regional scope	North America; Europe; Asia Pacific; Latin America; Middle East & Africa
Country scope	U.S.; Canada; U.K.; Germany; France; China; India; Brazil; Mexico; and Japan.
Key companies profiled	Cadence Design Systems, Inc.; Synopsys, Inc.; Mentor; Silvaco, Inc.; Vennsa Technologies; ANSYS, Inc.; and Altium LLC.

EDA市場分佈



- ◆ **North America** accounted for a market share of over **40%** in **2018**. It is expected to register at a healthy CAGR over the forecast period in line with the continued deployment of automated, connected, and smart vehicles and the continued rollout of the infrastructure required to establish connectivity with these vehicles.
- ◆ **Asia Pacific** generated almost **30%** of the total revenue in **2018**, attributed to growing population and the subsequent growth in demand for consumer electronics and smart devices, particularly in emerging economies



芯測科技的利基點

從台積電營收分析看芯測科技的利基點

TSMC
October 17, 2019

I. Revenue Analysis

Wafer Revenue by Technology	3Q19	2Q19	3Q18
7nm	27%	21%	11%
10nm	2%	3%	6%
16nm	22%	23%	23%
20nm	1%	1%	2%
28nm	16%	18%	19%
40/45nm	10%	11%	12%
65nm	7%	8%	8%
90nm	2%	3%	4%
0.11/0.13um	2%	2%	3%
0.15/0.18um	9%	8%	9%
0.25um and above	2%	2%	3%

八成以上的營收來自先進製程

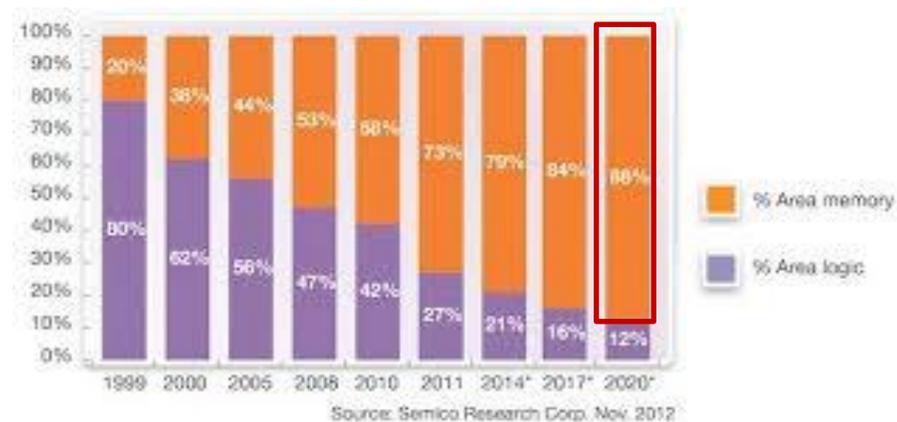
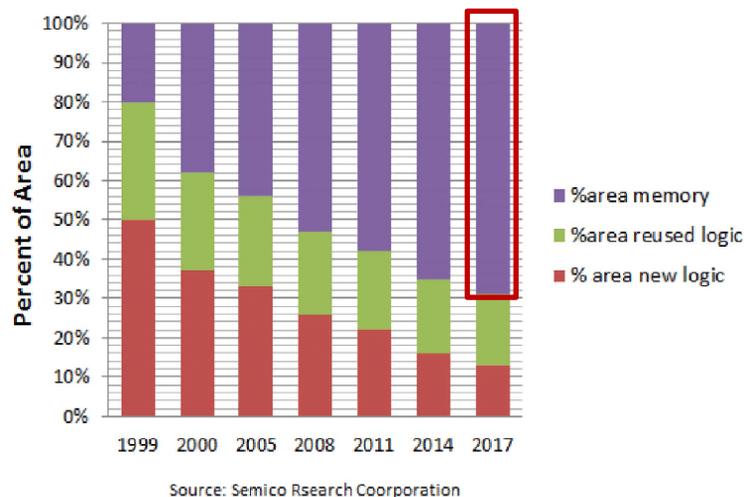
Net Revenue by Platform	3Q19	2Q19	3Q18
Smartphone	49%	45%	45%
High Performance Computing	29%	32%	27%
Internet of Things	9%	8%	6%
Automotive	4%	5%	5%
Digital Consumer Electronics	5%	6%	6%
Others	4%	4%	5%

主要應用來自於：
手機、高性能運算、IoT、
車用電子、消費性電子

Net Revenue by Geography	3Q19	2Q19	3Q18
North America	60%	61%	62%
Asia Pacific	9%	10%	10%
China	20%	17%	15%
EMEA	6%	6%	7%
Japan	5%	6%	6%

六成以上的營收來自北美

從記憶體用量分析看芯測科技的利基點



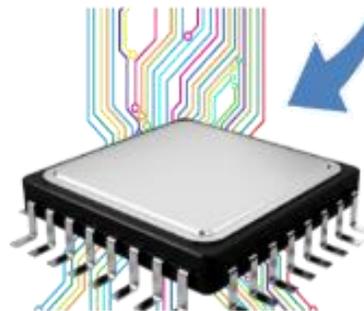
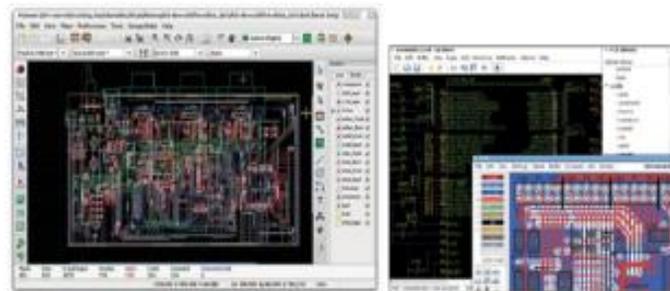
『記憶體面積』的佔比遠遠『大於』邏輯電路

系統晶片與記憶體測試和修復的相關性看芯測科技的利基點

1. 隨著人工智慧、物聯網、深度學習、VR/AR、5G...等各種新技術崛起，帶動新興應用的晶片需求增加。



晶片功能越來越複雜，
設計與測試成本急速上升。



藉由可測性設計DFT工具提高晶片開發可靠性，降低晶片開發與量產的成本已是市場趨勢。



產業結構

產業結構

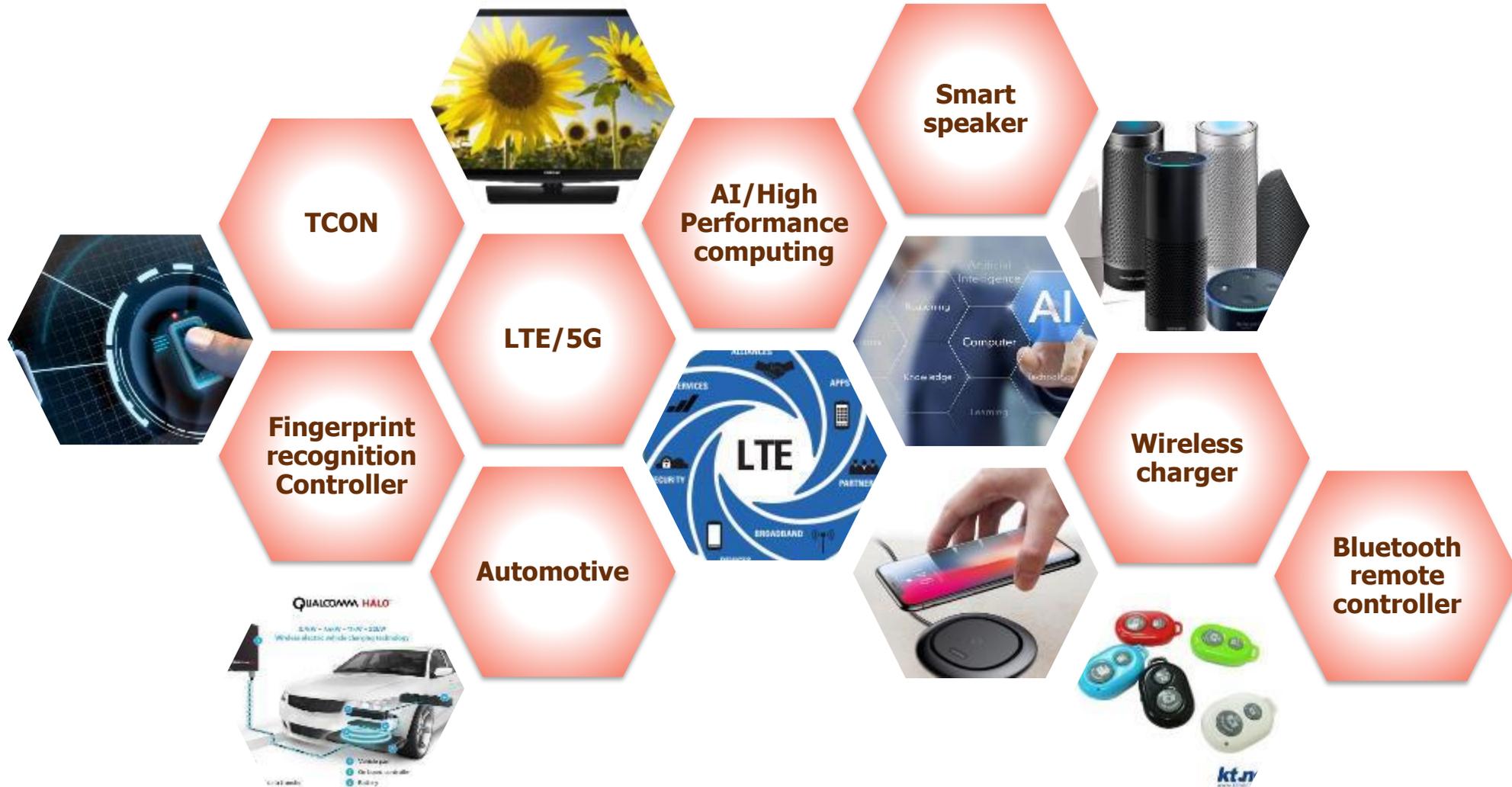


『**芯測科技**』位於**IC設計**產業鏈的**上游**，提供**EDA工具**與**IP**給**IC設計公司**、**設計服務公司**、**半導體製造商**等，藉由『**EDA工具**』與『**IP**』縮短**IC設計**開發時程提升**SoC良率**。

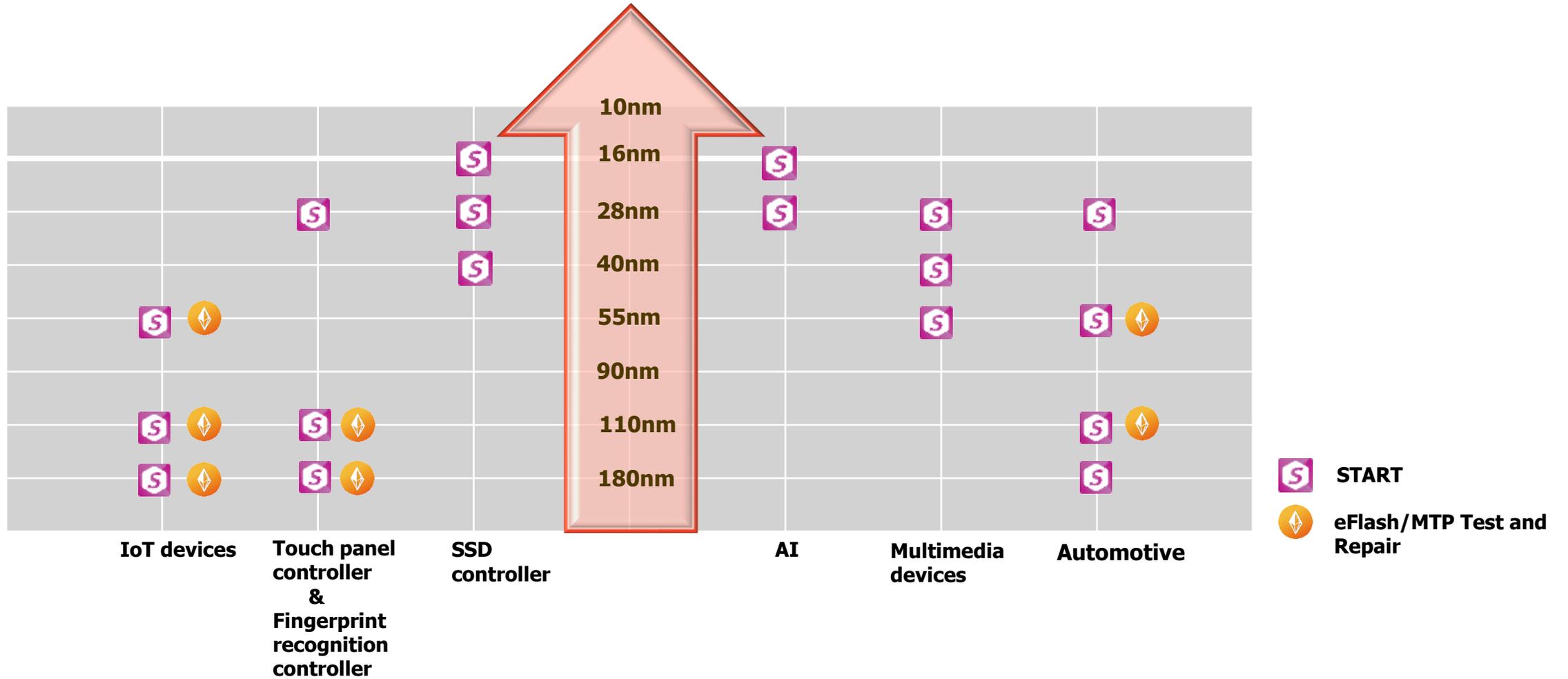


客戶應用

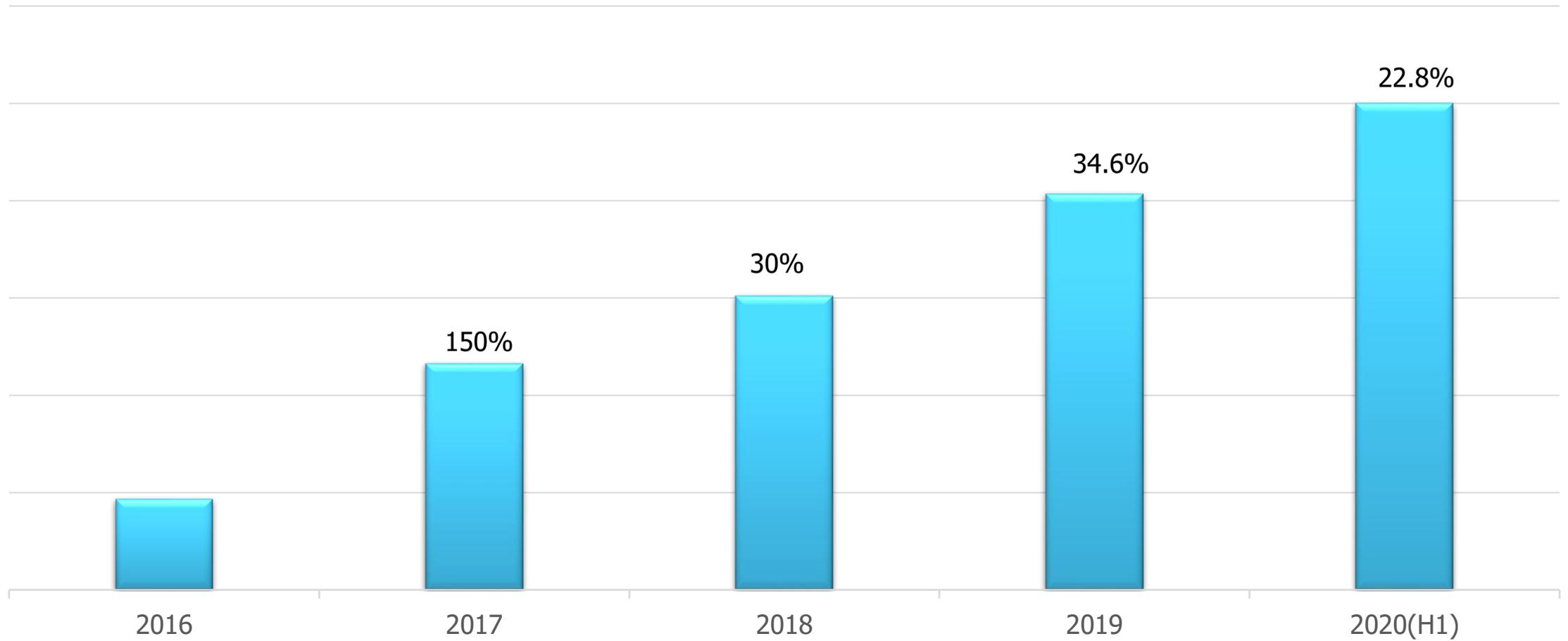
客戶的應用



客戶應用與製程分佈

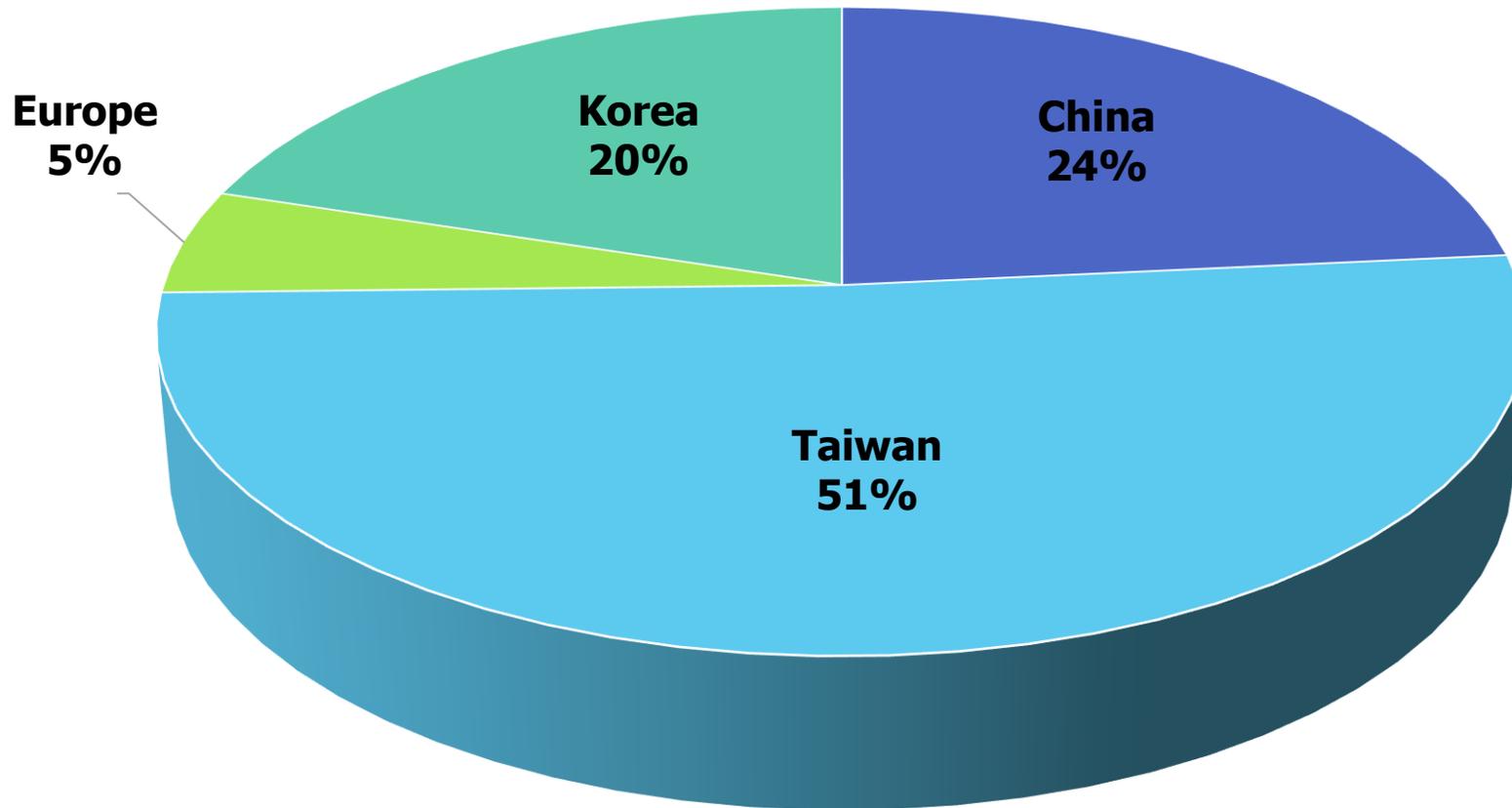


合約成長趨勢

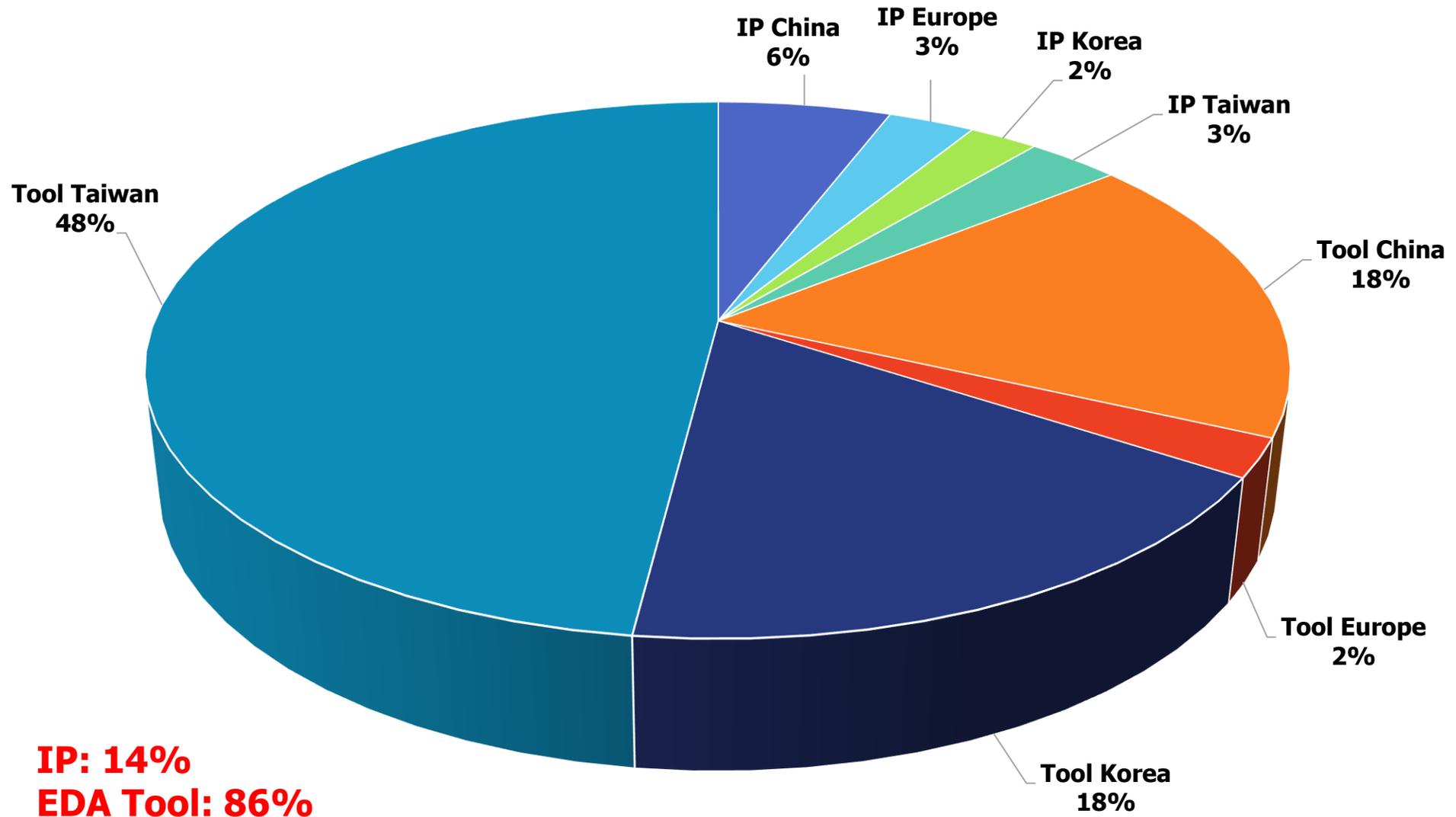


累積合約數

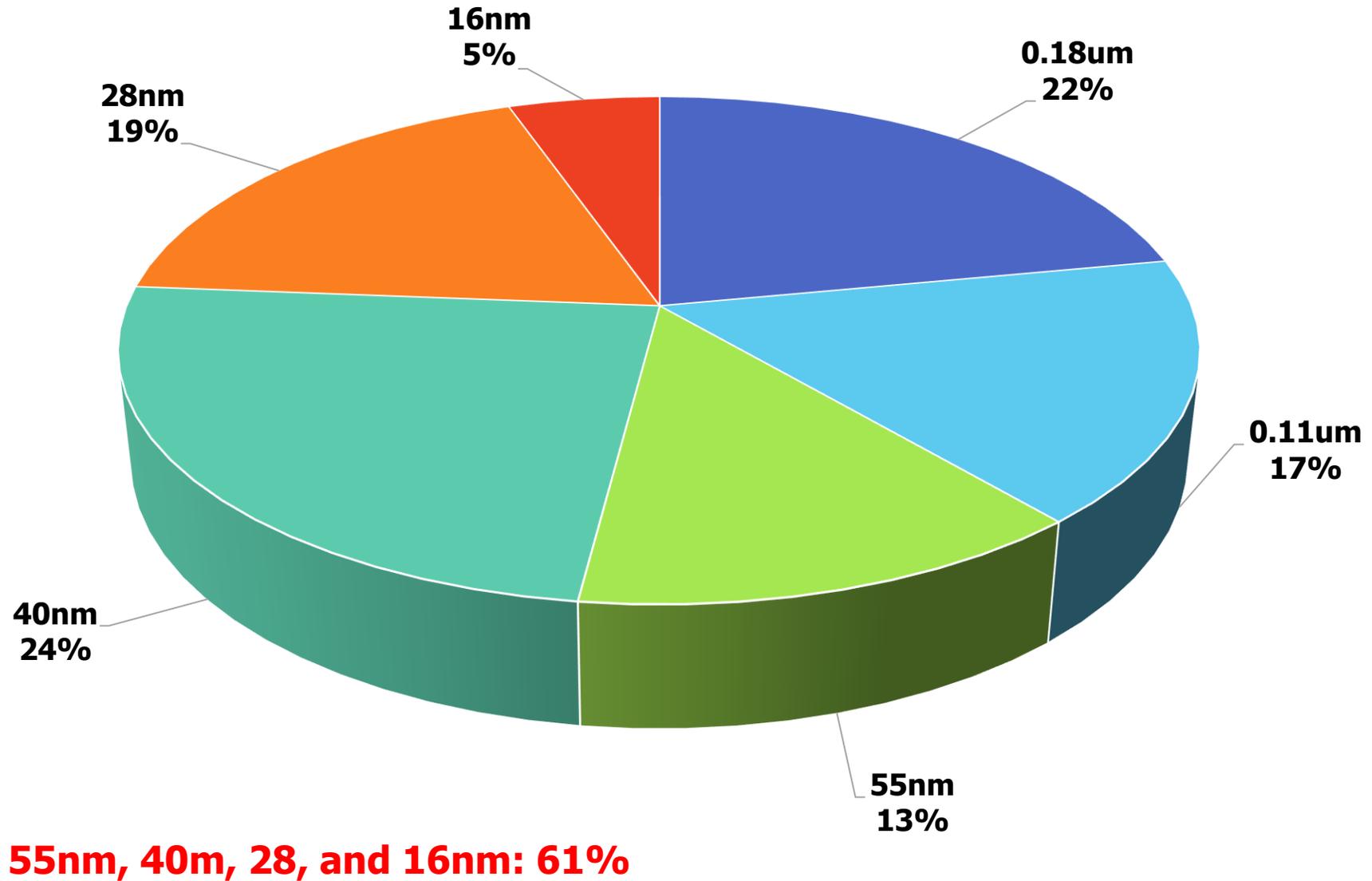
產品使用區域分佈



產品組成分佈



產品使用製程分佈





成果分享

EE Times -- Focus on Taiwan (2019)

ISTART-TEK INC

芯測科技股份有限公司(ISTART-TEK INC.)基於多項記憶體測試與修復相關專利，致力於創新各類記憶體測試與修復技術研發，以便對全球快速成長的系統晶片架構提供更可靠的記憶體測試與修復服務。



ISTART

Press Release



芯測科技先進製程記憶體測試與修復技術 率先搶攻大陸市場

深耕於開發記憶體測試與修復技術的芯測科技(ISTART-Tek Inc.)業務副總經理張晉誠表示，台灣在全球供應鏈的角色上遠於美國及中國相關公司的重要位置，因此產業在中美摩擦下勢必做出相應調整，而台灣亦處於兩難的矛盾中找對自己的定位。我們看到為了確保先進科技技術的供應來源，相關科技供應商將遷臺，這便是台灣廠商的一個機會，所以芯測科技今年部分銷售重心，會放在中國大陸製程晶片設計這個區域。

[read more](#)



芯測科技BRAINS獲台灣IC設計大廠用於指紋辨識IC

開發記憶體測試與修復技術的芯測科技(ISTART)宣布記憶體測試與修復技術BRAINS獲台灣IC設計大廠採用於指紋辨識IC晶片中。芯測科技的BRAINS其簡便而使用者介面，大大提升BRAINS使用方便性，其友善的使用介面可降低學習曲線，並確保可產生合適的記憶體測試電路，並可減少許多學習以及設置相關功能時間，與提供及時的技術支持服務。

[read more](#)



快速進行車用記憶體測試與修復電路組裝

芯測科技(ISTART-Tek)所開發「記憶體測試與修復的整合性開發環境(SRAM Built-in Testing And Repairing Technology: START)」，透過可配置性固定，協助使用者根據標準的設定，即可快速的產生記憶體測試與修復電路。「記憶體測試與修復的整合性開發環境」產生的記憶體修復電路，以硬體共享的方式，減少產生的測試電路面積，大幅降低測試成本並提升晶片良率，增加產品競爭力。

[read more](#)

Technical Article



提高整體開發流程的記憶體測試電路開發工具

[read more](#)



效率最佳化的記憶體測試與修復的解決方案-符合車用電子的相關規範

[read more](#)



ISTART Webinar [How to Well Control Power Consumption of BIST in Low Power]

[read more](#)

Webinar



效率最佳化的記憶體測試與修復的解決方案-符合車用電子的相關規範

ISTART webinar「面對複雜的SoC，如何快速產生SRAM的測試電路」

[read more](#)

聯瑞半導體採用芯測科技START記憶體測試與修復整合性電路開發環境

[read more](#)

M31 uses START v1.0 in Memory Compiler IP

2019-10-16

芯測科技宣布卍星科技(M31)採用START於 SRAM Compiler IP解決方案中

【台灣 新竹】新興市場市場包含人工智慧 (AI)、IoT與車用電子晶片對於SRAM的需求與日俱增，這些新興市場市場正為人類與科技間的互動方式帶來革命性的影響，上述應用的晶片設計商無不在尋求高可靠度、高性能的SRAM IP。而深耕於開發記憶體測試與修復技術的芯測科技(iSTART-Tek，簡稱iSTART)的START (記憶體測試與修復整合性電路開發環境) 獲得卍星科技(M31 Technology Corporation)使用於SRAM Compiler IP解決方案中。卍星科技(M31)透過芯測科技START所產生的記憶體測試電路，充分驗證卍星科技(M31) SRAM Compiler IP的可靠度，以滿足客戶在高速SRAM Compiler IP的需求。

「卍星科技很高興成為芯測科技的合作夥伴。」卍星科技(M31)副總經理連南鈞表示「在研發的過程中，芯測科技針對SRAM Compiler IP驗證提供完整且高效的測試方式，能快速簡便的產生記憶體內建測試電路，滿足M31(卍星)在記憶體測試的要求，可提供客戶最具競爭力的IP，同時也充分驗證芯測科技所提供的記憶體內建測試電路方案。」

「芯測科技很高興能與M31(卍星)建立長期互相合作的關係，透過芯測科技的START和專業的服務，使得M31可以在最短的時間內完成高速記憶體IP的驗證。」芯測科技副總經理張容誠表示「未來將與M31在次世代先進記憶體上有更進一步的合作，以面對新興市場的挑戰。」

芯測科技(iSTART)所研發的記憶體測試與修復整合性電路開發環境-START，擁有完整的測試算法、易於使用的圖像化工具操作介面，與技術的即時支援，滿足客戶高速SRAM測試需求，協助客戶提高設計效率。

關於卍星科技 (M31 Technology)

卍星科技成立於2011年10月，是專業的矽智財 (Silicon Intellectual Property) 開發商。卍星科技擁有非常堅強的研發與服務團隊，具備矽智財、積體電路設計以及設計自動化領域的資深工作經驗。主要產品包括高速介面矽智財設計如USB、PCIe、MIPI、SATA等，以及基礎矽智財如元件庫(Cell Library)設計，記憶體設計(Memory Design)和靜電防護輸出入庫(ESD/IO library)。卍星科技的願景是成為半導體產業最值得信賴的矽智財公司。更詳細資料請參考公司網頁 <https://www.m31tech.com>

ITE uses specific repairing solution of START v1.0

2019-09-26

聯陽半導體採用芯測科技START記憶體測試與修復整合性電路開發環境

有效提升晶片良率與降低芯片成本

【台灣 新竹】深耕於開發記憶體測試與修復技術的芯測科技(iSTART-Tek，簡稱iSTART)，宣布SRAM的測試與修復整合性電路開發環境-START獲得聯陽半導體（ITE，簡稱聯陽）採用。芯測科技的START解決方案透過可支援Stand-Alone SRAM的Soft-Repair技術來修復損壞記憶體，不需要使用額外備援記憶體，且不增加芯片成本，其電路面積也較小，可幫助客戶提升良率並降低開發成本。

芯測科技(iSTART)所研發的記憶體測試與修復整合性電路開發環境-START是Tool-Based的解決方案，可自動生成內嵌(Built-in)記憶體測試和修復電路並導入客戶設計中，其產生的電路面積小並可以提供客製化功能設計協助。而START中Soft-Repair修復方式利用沒有使用到的SRAM（Stand-Alone SRAM）作為記憶體修復時需要的備援記憶體。特性為不需要額外的非揮發性記憶體與控制電路來儲存修復相關設定資訊，因此可以節省整體晶片的面積，且晶片效能也不會被非揮發性記憶體的存取速度所侷限。此外，芯測科技的產品工具友善度極高，再加上圖形化使用者介面（GUI），大大提升使用方便性，在配合技術人員的即時支援，可快速解決客戶不同需求，協助客戶提高設計效率並滿足客戶不同應用的需求，更大幅提升晶片良率與降低芯片開發成本；再加上也實現矽晶驗證(Silicon-Proven)的紀錄，代表芯測的產品已完全達到業界要求，亦不會被製程是否支援備援記憶體模組而限制，大大提升設計的彈性。

關於聯陽半導體:

聯陽半導體股份有限公司 (ITE Tech. Inc.，以下簡稱聯陽) 成立於1996年，總公司設在新竹科學工業園區，是一家專業的 Fabless IC 設計公司，早期深耕PC及NB控制晶片的開發設計，其Super I/O (輸出入晶片)及Keyboard and Embedded Controller晶片技術已是全球領導者，客戶群涵蓋各主要個人電腦製造廠商。隨著公司穩健發展，聯陽逐漸擴展產品及技術領域，核心技術涵蓋High Speed Serial Interface、Video Codec、Touch Sensing、Surveillance、OFDM、Sensor Fusion 等。

UDS uses iSTART's eFlash IP testing and repairing solution

2019-10-30

芯測科技NVM IP測試與修復方案獲聯暎半導體 採用於IoT晶片驗證平台

深耕于開發記憶體測試與修復技術的芯測科技(iSTART-Tek, 簡稱iSTART), 宣佈非揮發性記憶體測試與修復矽智財—NVM Test and Repair IP獲聯暎半導體 (UDS) 用於IoT晶片驗證平台中, 提供UMC 55nm EFlash的測試與修復IP。芯測科技的NVM方案提供完整的EFlash測試與修復支援, 大幅度縮短測試設計的流程, 並降低測試成本。

聯暎半導體的IoT晶片驗證平台, 是基於UMC 55nm EFlash工藝開發的一款高性能低功耗的IoT平台。它涵蓋了RTL設計、驗證、綜合、物理實現以及物理驗證等多個設計環節, 充分體現了聯暎為客戶提供從規格制定到晶片的完整設計方案與技術支援的能力。在IoT晶片驗證平台的開發過程中, 借助於芯測科技在SRAM以及EFlash測試方面多年累積的經驗, 為芯片內64KB SRAM和128KB EFlash提供了完善的測試與修復方案。

芯測科技的NVM Test and Repair IP充分利用硬體架構分享 (Hardware Sharing) 的設計來達到優化的面積和測試時間。研發團隊針對客戶所用的EFlash IP測試與所需要的測試專案開發出定制化的NVM Test and Repair IP。NVM Test and Repair IP將可以大幅度的縮短EFlash測試時間並且提供EFlash的修復。「採用芯測科技非揮發性記憶體測試與修復矽智財—NVM Test and Repair IP後, 晶片的使用性可以提高,」芯測科技副總經理張容誠表示「更可以提供晶片與成品供應商非常有效率的成本控管, 增加產品的可靠度。」

關於聯暎半導體

聯暎半導體 (山東) 有限公司成立於2014年, 為臺灣聯電集團 (UMC) 在大陸的專業積體電路設計服務公司。聯暎專注於先進工藝節點 (0.35um-14nm) 的設計服務, 可為客戶提供從規格制定到晶片的完整、靈活的設計方案與技術支援, 涵蓋RTL、IP、Synthesis、APR、DFT等眾多設計環節。聯暎自成立以來已為超過一百家客戶、兩百多個專案的成功流片提供技術支援, 致力成為中國fabless最佳合作夥伴。更多聯暎資訊, 請查閱www.uniteddds.com

Sequans Communications uses START v1.0 in High-End LTE chip

2019-12-24

芯測科技START獲法國4G LTE晶片製造商Sequans Communications採用於高階LTE晶片

【台灣 新竹】法國知名IC設計公司**Sequans Communications S.A. (NYSE: SQNS)**與精於開發記憶體測試與修復技術的**芯測科技(iSTART-Tek · 簡稱iSTART)**合作，採用**芯測科技START-記憶體測試與修復整合性電路開發環境**開發高階LTE晶片內的記憶體測試與修復電路。由於高階LTE晶片需要處理的資料量大，所以記憶體的使用量也日增月益，採用**芯測科技的START**可確保資料儲存的正確性，進而提升晶片品質，並可協助客戶提高設計效率和產品的可靠度。

「法商Sequans 是首家與芯測科技以商務合作方式使用**芯測START**工具的客戶，經由雙方的合作將工具達到完美自動化的實現與驗證。」客戶銷售部協理李玉如表示，「這也是雙方在成本與效益上的最佳落實。」

START提供多樣化的測試演算法以及彈性的修復功能，其中客製化記憶體修復設計滿足客戶在低功耗上的需求，以及運用『Bottom-Up Flow』協助客戶快速產生記憶體測試電路，在實作時幫助客戶縮短晶片tape out的時間，進而提升產品的可靠度與晶片品質，並可協助客戶提高設計效率。芯測科技將持續提供更好的記憶體測試和修復解決方案與專業的技術支援服務。

Asic Land uses START v1.0 in AI chip

2019-11-28

芯測科技獲韓國Asic Land青睞 採用於AI應用晶片上

【台灣 新竹】隨著AI應用越趨多元、運算能力的需求不斷提升。AI晶片內含複雜的類神經網路，需要大量的運算資源才能執行。所以，AI晶片對於記憶體的需求大幅增加，對於記憶體的可靠度需求也相對提升。此外，因為AI晶片的單價高，因此，AI晶片對於記憶體修復有著高度的依賴。深耕於開發記憶體測試與修復技術的**芯測科技 (iSTART-Tek，簡稱iSTART)** 宣布SRAM的測試與修復整合性電路開發環境-START獲得韓國**Asic Land**使用於AI應用晶片中。ASICLand的設計複雜且記憶體數量龐大，因此使用了芯測科技START的新功能「**Bottom-Up Flow**」加速複雜SoC內部的記憶體整合並快速產生記憶體測試與修復電路。START提供客戶系統性的流程，不需太過繁複的設定過程即可完成記憶體測試與修復電路。START的彈性的設計方式，提供Multi-eFuse架構，使客戶能夠透過多顆eFuse來進行記憶體修復。另外，START提供多元化的記憶體種類支持，透過芯測科技專業的技術服務協助客戶在台積電 (TSMC) 28nm製程下完成測試與修復電路的產生。

「韓國Asic Land是台積電 (TSMC) 價值鏈聚合聯盟 (VCA) 和ARM認可的設計合作夥伴 (ADP)，是一家領先業界之ASIC / SoC設計服務提供商，擁有高度集成的技術和專有技術的公司，也專注於AI、5G、區塊鏈和物聯網等。」客戶銷售部協理李玉如表示：「近期因應時代需求與新興市場的挑戰，Asic Land投入了具前瞻性的AI項目計畫，芯測科技很榮幸參與其中。透過芯測科技的START工具和即時專業的服務，即便是龐大複雜的SoC，也可藉由工具的自動化功能與雙方研發團隊有效率的溝通合作，在最短的時間內完成此項目。」

基於複雜演算法架構下的AI晶片對於記憶體的需求與日俱增，所以記憶體的可靠度與整體晶片成本更加被重視。以至於對於記憶體的測試與修復技術的要求也相對提高許多。芯測科技的START幫助使用者提高生產率並有效降低產品開發的時程，提升產品可靠度並有效的延長產品的使用壽命。

關於Asic Land Co., Ltd:

2016年於韓國水源市成立之Asic Land 是一家領先業界之ASIC / SoC設計服務提供商。Asic Land提供優化的ASIC / SoC設計服務，從C level design，RTL level design到結合最佳製程技術和IP以符合客戶設計規格。Asic Land提供從ASIC / SoC服務到代工，封裝和測試供應商以及SoC平台板開發的一站式方案。Asic Land與韓國，台灣和中國的代工廠商有著強大的長期合作關係，致力於開發和提供定制半導體 (ASIC)，以供應系統半導體產品以滿足客戶需求。Asic Land已經在包括手機、數位電視，DSRC，通信、網絡以及物聯網產品在內的應用中提供設計服務並量產。Asic Land將專注於不斷滿足客戶的期望和提高滿意度。有關Asic Land的更多資訊，請查閱www.asicland.com

Qualchip uses START v1.0 in AI chip

深耕於開發記憶體測試與修復技術的芯測科技 (iSTART-TEK，股票代號：6786)，宣佈無錫華大國奇採用芯測科技 START™ 記憶體測試與修復整合性電路開發環境於晶片設計中。透過 START™ 內建完整的測試演算法選項、Bottom-Up Flow、Multi-Chain Power Saving 技術與高度自動化，能大幅縮減記憶體測試電路開發時間、加速產品上市的時間，充分符合客戶在成本和產品可靠性的需求。

無錫華大國奇項目管理部蔣寧昱副總裁表示，與芯測科技的合作項目，整個設計綜合階段有效邏輯超過2300萬標準單元，包含450萬寄存器，而 Post_layout 階段超過3000萬單元，需要考慮後期的Post_layout網表的驗證，採用 START™ 極大型晶片層次化記憶體自測試和修復開發工具，芯測科技可以支援協力廠商的記憶體和OTP，更能有效支援各類型記憶體的修復電路設計、加上工具容易使用、研發團隊直接支援、能直接支援項目實現、工具調整靈活度高，是 DFT工具的最佳選擇解決方案。

芯測科技客戶銷售部協理李玉如表示：「隨著晶片功能的複雜度提高，晶片中使用到記憶體的數量也大幅提升，因此記憶體測試與修復的工程顯得格外重要。芯測科技透過客製化與即時的服務，支持無錫華大國奇在項目中的相關需求，充分贏得客戶的信賴。」此外，無錫華大國奇科技有限公司是一家在2009年成立的高端積體電路設計及生產服務企業，為客戶提供從規格書到晶片 (SPEC-to-CHIP)的全流程一站式服務以及分段定製服務，擁有 7nm~65nm 的晶片設計方案及量產經驗。

Silead uses EZ-BIST in Fingerprint recognition chip

2020-05-12 經濟日報 上海思立微电子科技有限公司採用芯測科技iSTART-記憶體測試與修復整合性電路開發環境

深耕於開發記憶體測試與修復技術的芯測科技(iSTART-Tek，簡稱iSTART)，宣佈上海思立微电子科技有限公司採用芯測科技iSTART-記憶體測試與修復整合性電路開發環境於觸控晶片設計中，其先進的功能、多元的測試演算法、節省電路面積的硬體分享架構與友善的圖形化使用者介面（GUI）能大幅縮減記憶體電路開發時間、測試成本與產品上市的時間，充分符合客戶在成本和產品可靠性的需求。

根據群智諮詢(Sigmaintell)最新《全球指紋識別晶片市場跟蹤與預測報告》指出，2019年全球指紋晶片的出貨量將達到9.9億顆，而思立微電子為全球指紋晶片公司出貨排名第五。「上海思立微電子在指紋識別的市場上多年度領軍企業，具有最佳市場表現的產品。」iSTART客戶銷售部協理李玉如表示，「iSTART以更簡單、更快速、更低成本的設計為初衷，提供思立微最佳化的記憶體測試電路，從產品設計源頭大幅提升測試良率，提高產業競爭力，自動化的功能與友善的介面能大幅縮減測試成本與產品上市的時間。」

上海思立微電子科技有限公司由美國矽谷歸國領軍企業家、清華學子程泰毅先生於2010年創立，研發總部位於上海張江高科技園區，是國家認定的高新技術企業。公司在深圳、北京、臺灣等地均設有分部，現已擁有200餘名員工，其中80%以上為研發人員。

此外，思立微電子一直致力於新一代移動智慧終端機生物傳感技術的自主技術創新，專注於生物識別感測器SoC晶片和解決方案的研製開發。公司於2011年推出首顆自主研發的多點觸控晶片GSL1680，2012年創造了全球首顆單層多點觸控晶片GSL1688並隨後以成熟的多點觸控晶片技術及方案成為佔據國內平板開發市場70%的市場領導者；2014年創造了國內首顆按壓式指紋識別感測器GSL6162及其一體化解決方案；並持續以先進的技術創新為市場和客戶定制高性能、低功耗的生物識別傳感晶片及其系統解決方案，以專業高效的團隊為客戶提供即時卓越的技術支援。

思立微立足中國本土，面向全球市場，不斷拓展市場份額，致力於成為世界級的生物傳感技術公司。目前，思立微已有20多個世界知名品牌客戶，採用思立微生物識別晶片方案的智慧終端機已遍佈歐洲、東南亞、非洲、南美等多個國家和地區。2016年思立微已成為全球指紋市場前三大供應商。

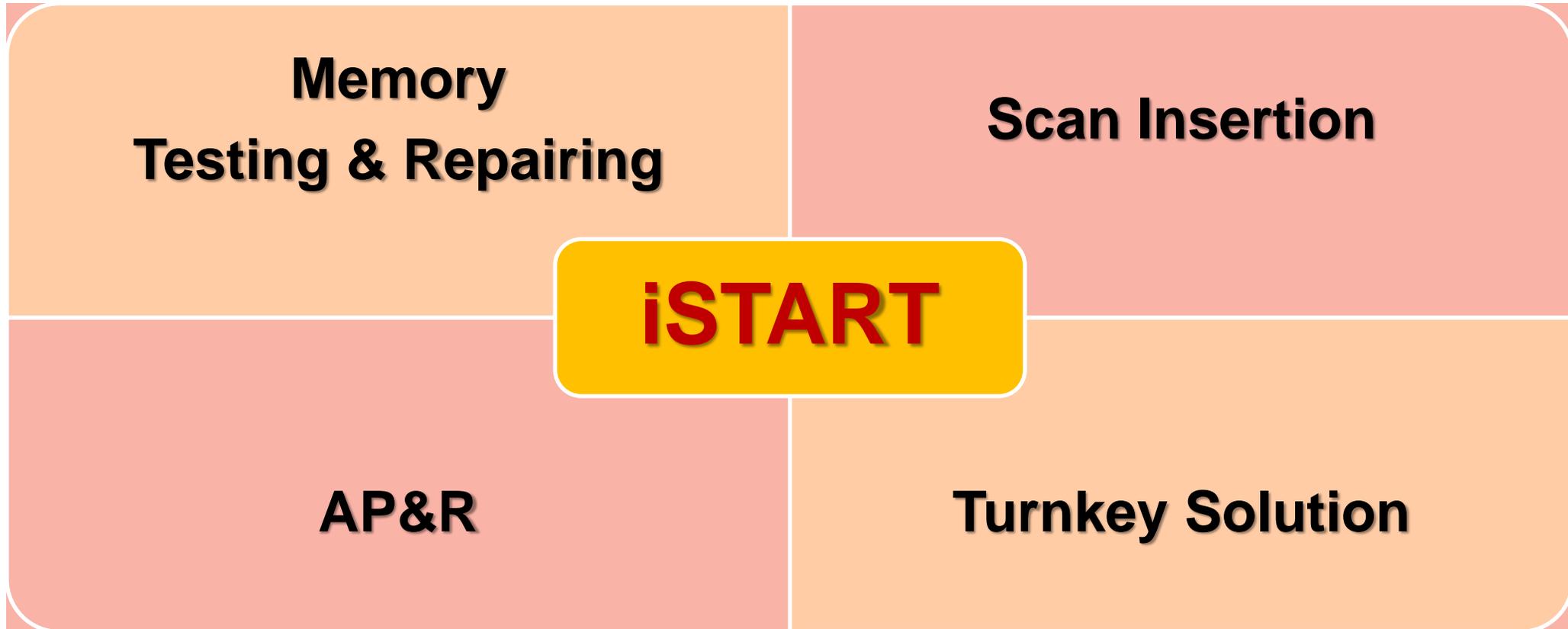


結論

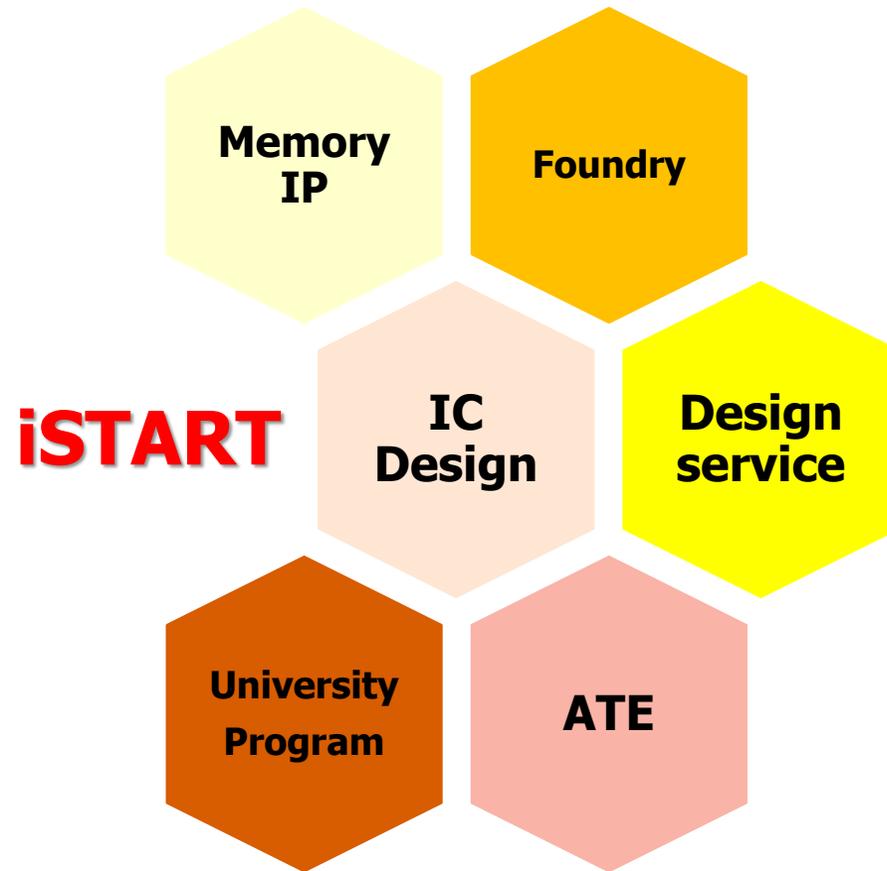
EDA與IP行業的發展要務



完整的後端解決方案



芯測科技的生態系統



Google

🔍 芯測科技



iSTART
iSTART-TEK INC.